

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-138388

(43) 公開日 平成9年(1997)5月27日

(51) Int.Cl.⁹

G 0 2 F 1/1333

1/1345

識別記号

庁内整理番号

F I

G 0 2 F 1/1333

1/1345

技術表示箇所

審査請求 未請求 請求項の数5 O L (全 31 頁)

(21) 出願番号

特願平7-297240

(22) 出願日

平成7年(1995)11月16日

(71) 出願人

000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人

000233088

日立デバイスエンジニアリング株式会社

千葉県茂原市早野3681番地

(72) 発明者

上田 史朗

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(72) 発明者

流石 眞澄

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(74) 代理人

弁理士 中村 純之助

最終頁に続く

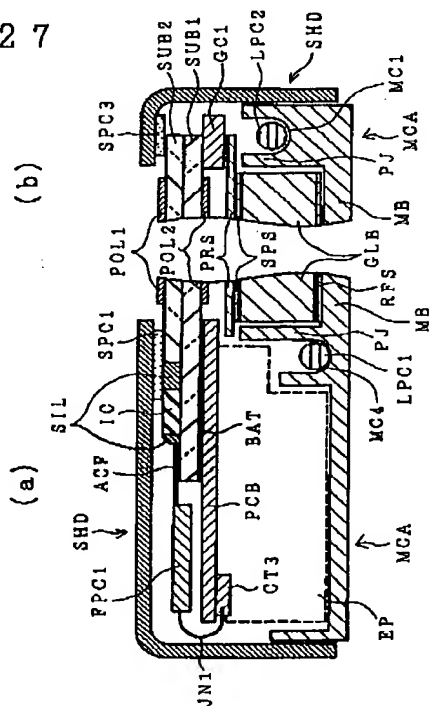
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】表示領域の周囲のいわゆる額縁部の幅、面積を縮小し、液晶表示素子および該液晶表示素子を表示部として組み込んだパソコン、ワープロ等の情報処理装置の外形状を縮小する。

【解決手段】透明ガラス基板SUB1、SUB2面と垂直な方向から見た場合、インターフェイス回路基板PCBを、透明ガラス基板SUB1、2からなる液晶表示素子と重ね合せ、基板SUB1の下面側に配置して両面テープで貼り付け、かつ、ゲートドライバフレキシブル回路基板FPC1の一端部を液晶表示素子の基板SUB1と直接電氣的、機械的に接続し、ほぼその全幅をインターフェイス回路基板PCBに重ね合せ、折り曲げることなく、その上に配置した。

図 2 7



D-D' 断面図

C-C' 断面図

【特許請求の範囲】

【請求項1】液晶表示素子と電気的に接続された第1の回路基板を有する液晶表示装置において、前記基板面と垂直な方向から見た場合、前記第1の回路基板の一部を前記液晶表示素子と重ね合わせたことを特徴とする液晶表示装置。

【請求項2】液晶層を介して重ね合わせた2枚の透明絶縁基板の一方の前記基板面上に、駆動用ICチップを搭載したフリップチップ方式の液晶表示素子と、前記液晶表示素子に電源電圧を供給する第1の回路基板と、前記液晶表示素子と直接電気的かつ機械的に接続された前記ICチップの駆動信号を供給する第2の回路基板とを有する液晶表示装置において、前記基板面と垂直な方向から見た場合、前記第1の回路基板の一部を前記液晶表示素子と重ね合せ、かつ、前記第2の回路基板を前記第1の回路基板に重ね合わせたことを特徴とする液晶表示装置。

【請求項3】前記第1の回路基板がインターフェイス回路基板であることを特徴とする請求項1または2記載の液晶表示装置。

【請求項4】前記第2の回路基板がゲートドライバ駆動用回路フレキシブル基板であることを特徴とする請求項2記載の液晶表示装置。

【請求項5】前記第1の回路基板の上面と、前記一方の透明絶縁基板の下面とが両面テープにより接着してあることを特徴とする請求項2記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示素子と、その駆動用回路基板を有する液晶表示装置に関する。

【0002】

【従来の技術】例えばアクティブ・マトリクス方式の液晶表示装置の液晶表示素子では、液晶層を介して互に対向配置されるガラス等からなる2枚の透明絶縁基板のうち、その一方のガラス基板の液晶層側の面に、そのx方向に延在し、y方向に並設されるゲート線群と、このゲート線群と絶縁されてy方向に延在し、x方向に並設されるドレイン線群とが形成されている。

【0003】これらのゲート線群とドレイン線群とで囲まれた各領域がそれぞれ画素領域となり、この画素領域にスイッチング素子として例えば薄膜トランジスタ(TFT)と透明画素電極とが形成されている。

【0004】ゲート線に走査信号が供給されることにより、薄膜トランジスタがオンされ、このオンされた薄膜トランジスタを介してドレイン線からの映像信号が画素電極に供給される。

【0005】なお、ドレイン線群の各ドレイン線はもちろんのこと、ゲート線群の各ゲート線においても、それぞれ透明絶縁基板の周辺にまで延在されて外部端子を構成し、この外部端子にそれぞれ接続されて映像駆動回路、ゲート走査駆動回路、すなわち、これらを構成する

複数個の駆動用IC(半導体集積回路)が該透明絶縁基板の周辺に外付けされるようになっている。つまり、これらの各駆動用ICを搭載したテープキャリアパッケージ(TCP)を基板の周辺に複数個外付けする。

【0006】しかし、このように透明絶縁基板は、その周辺に駆動用ICが搭載されたTCPが外付けされる構成となっているので、これらの回路によって、透明絶縁基板のゲート線群とドレイン線群との交差領域によって構成される表示領域の輪郭と、該透明絶縁基板の外枠の輪郭との間の領域(通常、額縁と称している)の占める面積が大きくなってしまい、液晶表示モジュールの外形寸法を小さくしたいという要望に反する。

【0007】それゆえ、このような問題を少しでも解消するために、すなわち、液晶表示素子の高密度化と液晶表示モジュールの外形をできる限り縮小したいとの要求から、TCP部品を使用せず、映像駆動用ICおよびゲート走査駆動用ICを透明絶縁基板上に直接搭載する構成が提案された。このような実装方式をフリップチップ方式、あるいはチップ・オン・ガラス(COG)方式という。

【0008】また、公知例ではないが、フリップチップ方式の液晶表示装置に関しては、同一出願人であるが、モジュール実装方法について先願がある(特願平6-256426号)。

【0009】

【発明が解決しようとする課題】液晶表示装置(すなわち、液晶表示モジュール)は、例えば、表示用の透明電極と配向膜等をそれぞれ積層した面が対向するように所定の間隙を隔てて2枚のガラス等からなる透明絶縁基板を重ね合せ、該両基板間の周縁部近傍に枠状(ロの字状)に設けたシール材により、両基板を貼り合せると共に、シール材の一部に設けた切り欠け部である液晶封入口から両基板間のシール材の内側に液晶を封止し、さらに両基板の外側に偏光板を設けて成る液晶表示素子(すなわち、液晶表示パネル、LCD:リキッドクリスタルディスプレイ(Liquid Crystal Display))と、液晶表示素子の下に配置され、液晶表示素子に光を供給するバックライトと、液晶表示素子の外周部の外側に配置した液晶駆動用回路基板と、バックライトを収納、保持するモールド成型品である下側ケースと、前記各部材を収納し、表示窓がけられた金属製シールドケース等で構成されている。

【0010】近年、情報化社会の進展に伴ない、パソコン、ワープロ等の情報処理装置もノートブックサイズ等の携帯可能なものが望まれており、液晶表示素子およびこれを内蔵する液晶表示モジュールの外形寸法の縮小と、表示領域の拡大が望まれている。

【0011】1つの電圧源から複数の分圧した安定化された電圧源を得るための電源回路や、ホスト(上位演算処理装置)からの表示情報をTFT液晶表示装置用の情

報に変換する回路が搭載されたインターフェイス回路基板は、従来、液晶表示素子の1辺の外側に配置されており、表示領域の周囲のいわゆる額縁部の幅、面積縮小化の妨げとなっている。

【0012】本発明の目的は、額縁部の幅、面積を縮小でき、液晶表示素子および該液晶表示素子を表示部として組み込んだパソコン、ワープロ等の情報処理装置の外形寸法を縮小できる液晶表示装置を提供することにある。

【0013】

【課題を解決するための手段】前記課題を解決するために、本発明は、液晶層を介して重ね合わせた2枚の透明絶縁基板の一方の前記基板面上に、駆動用ICチップを搭載したフリップチップ方式の液晶表示素子と、前記液晶表示素子と電気的に接続された第1の回路基板とを有する液晶表示装置において、前記基板面と垂直な方向から見た場合、前記第1の回路基板の一部を前記液晶表示素子と重ね合わせたことを特徴とする。

【0014】また、液晶層を介して重ね合わせた2枚の透明絶縁基板の一方の前記基板面上に、駆動用ICチップを搭載したフリップチップ方式の液晶表示素子と、前記液晶表示素子に電源電圧を供給する第1の回路基板と、前記液晶表示素子と直接電気的かつ機械的に接続された前記ICチップの駆動信号を供給する第2の回路基板とを有する液晶表示装置において、前記基板面と垂直な方向から見た場合、前記第1の回路基板の一部を前記液晶表示素子と重ね合せ、かつ、前記第2の回路基板を前記第1の回路基板に重ね合わせたことを特徴とする。

【0015】また、前記第1の回路基板がインターフェイス回路基板であることを特徴とする。

【0016】また、前記第2の回路基板がゲートドライバ駆動用回路フレキシブル基板であることを特徴とする。

【0017】さらに、前記第1の回路基板の上面と、前記一方の透明絶縁基板の下面とが両面テープにより接着してあることを特徴とする。

【0018】前記第1の回路基板の一部を前記液晶表示素子と重ね合わせ、さらに、前記第2の回路基板を前記第1の回路基板に重ね合わせるにより、額縁部の幅、面積を縮小でき、液晶表示素子および該液晶表示素子を表示部として組み込んだパソコン、ワープロ等の情報処理装置の外形寸法を縮小できる。

【0019】

【発明の実施の形態】以下、図面を用いて本発明の実施例について詳細に説明する。なお、以下で説明する図面で、同一機能を有するものは同一符号を付け、その繰返しの説明は省略する。

【0020】《液晶表示モジュールの全体構成》図1は、液晶表示モジュールMDLの分解斜視図である。

【0021】SHDは金属板から成るシールドケース

(メタルフレームとも称す)、WDは表示窓、SPC1~4は絶縁スペーサ、FPC1、2は折り曲げられた多層フレキシブル回路基板(FPC1はゲート側回路基板、FPC2はドレイン側回路基板)、PCBはインターフェイス回路基板、ASBはアセンブルされた駆動回路基板付き液晶表示素子、PNLは重ね合わせた2枚の透明絶縁基板の一方の基板上に駆動用ICを搭載した液晶表示素子(液晶表示パネルとも称す)、GC1およびGC2はゴムクッション、PRSはプリズムシート(2枚)、SPSは拡散シート、GLBは導光板、RFSは反射シート、MCAは一体成型により形成された下側ケース(モールドケース)、LPは蛍光管、LPCはランプケーブル、LCTはインバータ用の接続コネクタ、GBは蛍光管LPを支持するゴムブッシュであり、図に示すような上下の配置関係で各部材が積み重ねられて液晶表示モジュールMDLが組み立てられる。

【0022】図2は、液晶表示モジュールMDLの組立完成図で、液晶表示素子PNLの表面側(すなわち、上側、表示側)からみた正面図、前側面図、右側面図、左側面図である。

【0023】図3は、液晶表示モジュールMDLの組立完成図で、液晶表示素子の裏面側(下側)からみた裏面図である。

【0024】モジュールMDLは、下側ケースMCA、シールドケースSHDの2種の収納・保持部材を有する。

【0025】HLDは、当該モジュールMDLを表示部としてパソコン、ワープロ等の情報処理装置に実装するために設けた4個の取付穴である。下側ケースMCAの取付穴MH(図10、11参照)に一致する位置にシールドケースSHDの取付穴HLDが形成されており(図2参照)、両者の取付穴にねじ等を通して情報処理装置に固定、実装する。当該モジュールMDLでは、バックライト用のインバータをMI部分に配置し、接続コネクタLCT、ランプケーブルLPCを介してバックライトBLに電源を供給する。本体コンピュータ(ホスト)からの信号および必要な電源は、モジュール裏面に位置するインターフェイスコネクタCT1を介して、液晶表示モジュールMDLのコントローラ部および電源部に供給する。

【0026】なお、図2において、モジュールMDLのシールドケースSHDの各外形最大寸法については、横(長辺)方向の長さWは 275.5 ± 0.5 mm、縦(短辺)方向の長さHは 199 ± 0.5 mm、厚さTは 8 ± 0.5 mm、有効画素部ARからはかって、シールドケースSHDの上額縁までの幅X1は 5.25 mm、下額縁までの幅X2は 9.25 mm、左額縁までの幅Y1は 16.5 mm、右額縁までの幅Y2は 5.5 mm、右額縁までのコーナー部近傍の幅広部の幅Y3は 7.5 mmである。

【0027】図29は、図1に示した実施例であるTFT液晶表示モジュールのTFT液晶表示素子とその外周部に配置された回路を示すブロック図である。図示していないが、本例では、ドレインドライバIC₁~IC_MおよびゲートドライバIC₁~IC_Nは、液晶表示素子の一方の透明絶縁基板上に形成されたドレイン側引き出し線DTMおよびゲート側引き出し線GTMと異方性導電膜あるいは紫外線硬化樹脂等でチップ・オン・ガラス実装(COG実装)されている。本例では、XGA仕様である800×3×600の有効ドット(縦横の画素サイズ=307.5μm)を有する液晶表示素子に適用している。このため、液晶表示素子の透明絶縁基板上には、240出力のドレインドライバICを1長辺に10個(M=10)と、101出力および100出力のゲートドライバICを短辺に6個(N=6)とをCOG実装している。液晶表示素子の下側にはドレインドライバ部103が配置され、また、左側面部には、ゲートドライバ部104、同じ左側面部には、コントローラ部101、電源部102が配置される。コントローラ部101および電源部102、ドレインドライバ部103、ゲートドライバ部104は、それぞれ電気的接続手段JN1、2により相互接続させる。なお、コントローラ部101および電源部102は、ゲートドライバ部104の裏側に配置される。

【0028】以下、各構成部品の具体的な構成を図2~図28に示し、各部材について詳しく説明する。

【0029】《金属製シールドケースSHD》図2に、シールドケースSHDの上面、前側面、右側面、左側面が示され、シールドケースSHDの斜め上方からみたときの斜視図は図1に示される。

【0030】シールドケース(メタルフレーム)SHDは、1枚の金属板をプレス加工技術により、打ち抜きと折り曲げ加工により作製される。WDは液晶表示素子PNLを視野に露出する開口を示し、以下表示窓と称す。

【0031】NLはシールドケースSHDと下側ケースMCAとの固定用爪(全部で12個)、HKは同じく固定用のフック(全部で6個)であり、シールドケースSHDに一体に設けられている。図1、図2に示された固定用爪NLは折り曲げ前の状態で、駆動回路付き液晶表示素子ASBをスペーサSPCを挟んで、シールドケースSHDに収納した後、それぞれ内側に折り曲げられて下側ケースMCAに設けられた四角い固定用凹部NR

(図10の各側面図参照)に挿入される(折り曲げた状態は図3参照)。固定用フックHKは、それぞれ下側ケースMCAに設けた固定用突起HP(図10の側面図参照)に嵌合される。これにより、駆動回路付き液晶表示素子ASB等を保持・収納するシールドケースSHDと、導光板GLB、蛍光管LP等を保持・収納する下側ケースMCAとがしっかりと固定される。また、液晶表示素子PNLの下面の表示に影響を与えない四方の縁周

囲には薄く細長い長方形形状のゴムクッションGC1、GC2(ゴムスペーサとも称す。図1参照)が設けられている。また、固定用爪NLと固定用フックHKは取り外しが容易なため(固定用爪NLの折り曲げを延ばし、固定用フックHKを外すだけ)、2部材の分解・組立が容易なので、修理が容易で、バックライトBLの蛍光管LPの交換も容易である。また、本実施例では、図2に示すように、一方の辺を主に固定用フックHKで固定し、向かい合う他方の辺を固定用爪NLで固定しているの

で、すべての固定用爪NLを外さなくても、一部の固定用爪NLを外すだけで分解することができる。したがって、修理やバックライトの交換が容易である。

【0032】CSPは貫通穴で、製造時、固定して立てたピンに、シールドケースSHDを貫通穴CSPに挿入して実装することにより、シールドケースSHDと他部品との相対位置を精度よく設定するためのものである。絶縁スペーサSPC1~4は、絶縁物の両面に粘着材が塗布されており、シールドケースSHDおよび駆動回路付き液晶表示素子ASBを確実に絶縁スペーサの間隔を保って固定できる。また、当該モジュールMDLをパソコン等の応用製品に実装するとき、この貫通穴CSPを位置決め

の基準とすることも可能である。

【0033】《絶縁スペーサ》図1、26~28に示すように、絶縁スペーサSPCは、シールドケースSHDと駆動回路付き液晶表示素子ASBとの絶縁を確保するだけでなく、シールドケースSHDとの位置精度の確保や駆動回路付き液晶表示素子ASBとシールドケースSHDとの固定をする。

【0034】《多層フレキシブル基板FPC1、2》図4は、液晶表示素子PNLの外周部に、ゲート側フレキシブル基板FPC1と、折り曲げる前のドレイン側フレキシブル基板FPC2を実装した駆動回路基板付き液晶表示素子の正面図である。

【0035】図5は、インターフェイス回路基板PCBを実装した図4の駆動回路基板付き液晶表示素子の裏面図である。

【0036】図6は、シールドケースSHDを下に置いて、フレキシブル基板FPC1、2、インターフェイス回路基板PCBを実装した後、フレキシブル基板FPC2を折り曲げ、液晶表示素子PNLをシールドケースSHDに収納した状態の裏面図である。

【0037】図4の左側の6個は垂直走査回路側の駆動用ICチップ、下側の10個は映像信号駆動回路側の駆動用ICチップで、異方性導電膜(図24のACF2)や紫外線硬化剤等を使用して透明絶縁基板上にチップ・オン・ガラス(COG)実装されている。従来法では、駆動用ICチップがテープオートメーテッドボンディング法(TAB)により実装されたテープキャリアパッケージ(TCP)を異方性導電膜を使用して液晶表示素子PNLに接続していた。COG実装では、直接駆動I

7

Cを使用するため、前記のTAB工程が不要となり工程短縮となり、テープキャリアも不要となるため原価低減の効果もある。さらに、COG実装は、高精細・高密度液晶表示素子PNLの実装技術として適している。すなわち、本例では、SVGAパネルとして800×3×600ドットの12.1インチ画面サイズのTFT液晶表示モジュールを設計した。このため、赤(R)、緑

(G)、青(B)の各ドットの大きさは、307.5μm(ゲート線ピッチ)×102.5μm(ドレイン線ピッチ)となっており、1画素は、赤(R)、緑(G)、青(B)の3ドットの組合せで、307.5μm角となっている。このため、ドレイン線引き出しDTMを800×3本とすると、引き出し線ピッチは100μm以下となってしまう、現在使用可能なTCP実装の接続ピッチ限界以下となる。一方、COG実装では、使用する異方性導電膜等の材料にも依存するが、おおよそ駆動用ICチップのバンプBUMP(図24参照)のピッチで約70μmおよび下地配線との交叉面積で約50μm角が現在使用可能な最小値といえる。このため、本例では、液晶表示素子PNLの片側の長辺側にドレインドライバICを一列に並べ、ドレイン線を片側の長辺側に引き出した。したがって、駆動用ICチップのバンプBUMP(図24参照)ピッチを約70μmおよび下地配線との交叉面積を約50μm角に設計でき、下地配線とより高い信頼性の接続が可能となった。ゲート線ピッチは307.5μmと十分大きいため、片側の短辺側にてゲート線引き出しGTMを引き出しているが、さらに高精細になると、対向する2個の短辺側にゲート線引き出し線GTMを交互に引き出すことも可能である。

【0038】ドレイン線あるいはゲート線を交互に引き出す方式では、前述したように、引き出し線DTMあるいはGTMと駆動ICの出力側BUMPとの接続は容易になるが、周辺回路基板を液晶表示素子PNLの対向する2長辺の外周部に配置する必要が生じ、このため外形寸法が片側引き出しの場合よりも大きくなるという問題があった。特に、表示色数が増えると表示データのデータ線数が増加し、情報処理装置の最外形が増加する。このため、本例では、多層フレキシブル基板を使用し、ドレイン線を片側のみに引き出すことで従来の問題を解決する。

【0039】図17(a)は、ゲートドライバを駆動するための多層フレキシブル基板FPC1の裏面(下面)図、(b)は正面(上面)図である。図15(a)は、ドレインドライバを駆動するための多層フレキシブル基板FPC2の裏面(下面)図、(b)は正面(上面)図である。図21(a)は、図15(a)のA-A'切断線における断面図、(b)はB-B'切断線における断面図、(c)はC-C'切断線における断面図である。なお、図21の厚さ方向と平面方向の寸法の割合は、実際の寸法と異なり、誇張して表わされている。

8

【0040】図18は、多層フレキシブル基板FPC内の信号配線と透明絶縁基板SUB1上の駆動用ICへの入力信号との接続関係を示す配線概略図である。多層フレキシブル基板FPC内の信号配線は、透明絶縁基板SUB1の1辺に平行な第1の配線群と垂直な第2の配線群がある。第1の配線群は、駆動用IC間に共通の信号を供給する共通配線群で、第2の配線群は、各駆動用ICに必要な信号を供給する配線群である。このため、最低でも、部分FSLは1層の導体層から構成される。また、部分FMLは最低でも、2層の導体層から構成され、貫通穴で、第1の配線群と第2の配線群とを電気接続する必要がある。本例では、折り曲げたときに、下偏向版の端に触れない長さまで、部分FMLの短辺長さを短くする必要が生じた。

【0041】すなわち、図21に示すように、3層以上の導体層、例えば、本例では、8層の導体層L1~8の部分FMLを液晶表示素子PNLの1辺に並行して設け、この部分に周辺回路配線や電子部品を搭載することで、データ線数が増加しても、基板外形を保持したまま層数を増やすことで対応できる。導体層L1は部品パッド、グランド用、L2は階調基準電圧V_{ref}、5ボルト(3.3ボルト)電源用、L3はグランド用、L4はデータ信号、クロックCL2、クロックCL1用、L5は第2の配線群である引き出し配線用、L6は階調基準電圧V_{ref}用、L7はデータ信号用、L8は5ボルト(3.3ボルト)電源用である。

【0042】各導体層間の接続は、貫通孔VIA(図23(a)参照)を通して電氣的に接続される。導体層L1~8は、銅CU配線から形成されるが、液晶表示素子PNLの駆動ICへの入力端子配線Td(図19、20参照)と接続される導体層L5の部分には、銅CU上ニッケル下地Ni上にさらに金メッキAuを施している。したがって、出力端子TMと入力端子配線Tdとの接続抵抗が低減できる。各導体層L1~8間は、絶縁層としてポリイミドフィルムBFIからなる中間層を介在させ、粘着剤BINにより各導体層を固着する。導体層は、出力端子TM以外は、絶縁層で被覆されるが、多層配線部分FMLでは、絶縁を確保するためソルダレジストSRSを最上および最下層に塗布した。さらに、最表面側には絶縁シルク材SLKを貼り付けた。

【0043】多層フレキシブル基板の利点は、COG実装する場合に必要な接続端子部分TMを含む導体層L5が他の導体層と一体で構成でき、部品点数が減ることである。

【0044】また、3層以上の導体層の部分FMLで構成することで、変形が少なく硬い部分になるため、この部分に位置決め用穴FHLを配置できる。また、多層フレキシブル基板の折り曲げ時にも、この部分で変形を生じることなく、信頼性および精度良い折り曲げができる。さらに、後で述べるが、ベタ状あるいは直径200

μm の細かい穴MESHを多数設けたメッシュ状導体パターンERH(図23(a)参照)を表面層L1に配置でき、残りの2層以上の導体層で、部品実装用や周辺配線用導体パターンの配線を行うことができる。

【0045】さらに、突出部分FSLは単層L5の導体層である必要はなく、突出部分FSLを2層の導体層で構成することもできる。この構成は、駆動ICへの入力端子配線Tdのピッチが狭くなった場合に、端子配線Tdおよび接続端子部分TMのパターンを千鳥状に複数列の配線群にパターン形成し、異方性導電膜等で各々を電気的に接続させ、第1の導体層にある接続端子部分TMの引き出し時に、一方の列の配線群は貫通孔VIAを介して他層の第2の導体層に接続させる場合や、周辺配線の一部を突出部分FSL内の第2の導体層に配置する場合に、2層の導体層の構成は有効である。

【0046】このように、突出部分FSLを2層以下の導体層で構成することで、ヒートツールでの熱圧着時に、熱伝導が良く圧力を均一に加えることができ、接続端子部分TMと端子配線Tdの電気的な信頼性を向上できる。また、多層フレキシブル基板の折り曲げ時にも、接続端子部分TMに曲げ応力を与えることなく、精度良い折り曲げができる。また、突出部分FSL部分が半透明であるため、導体層のパターンが多層フレキシブル基板の上面側からも観察できるため、接続状態等のパターン検査が上面側からもできるという利点もある。なお、図15のJT2は、ドレイン側フレキシブル基板FPC2とインターフェイス回路基板PCBとを電気的に接続するための凸部、CT4は凸部JTの先端部に設けたフレキシブル基板FPC2とインターフェイス回路基板PCBとを電気的に接続するためのフラットタイプコネクタである。

【0047】図16(a)は、図15(a)のJ部の拡大詳細図、(b)は多層フレキシブル基板FPC2の実装および折り返し状態を示す側面図である。

【0048】図16(a)において、 P_x は端部が波状のポリイミドフィルムBFIの波長、 P_y は波高(波の振幅 $\times 2$)、 P_1 は波の山どうしを結ぶ直線(波の山線と称す)、 P_2 は波の谷どうしを結ぶ直線(波の谷線と称す)、 LY_2 は多層フレキシブル基板FPC2の下部透明ガラス基板SUB1との接続部の長さ(接続長と称す)、 LY_1 は多層フレキシブル基板FPC2の下部透明ガラス基板SUB1との接続部と波の山線 P_1 との間の長さである。

【0049】ドレイン側フレキシブル基板FPC2は、図16(b)に示すように、一端が液晶表示素子PNLの下部透明ガラス基板SUB1の端部のドレイン線の端子(図19、20のTd)に異方性導電膜ACFを介して接続され、その端部の外側で波高 P_y の中間部で折り返され、他端の多層配線部分FMLが下部透明ガラス基板SUB1の端部の下側に配置され、両面テープBAT

により下部透明ガラス基板SUB1の下面に貼り付けられている。なお、図16(a)の出力端子TMに付した番号1~45は、図19、20の端子Tdに付した番号1~45に対応しており、異方性導電膜ACF1を介して電気接続される。図16(a)の P_D は出力端子TMのピッチで、 0.41mm である。本例では、フレキシブル基板FPC2の絶縁層であるポリイミド樹脂から成るポリイミドフィルム(カバーフィルム)BFIの端部が、折り曲げ線方向に沿って波状(あるいは鋸歯状)に形成されている。例えば、波長 $P_x=0.6\text{mm}$ 、波高 $P_y=0.6\sim 1\text{mm}$ 、波のうねり半径(アール)は 0.3mm 、接続長 $LY_2=1.75\text{mm}$ 、 $LY_1=0.3\sim 0.5\text{mm}$ である。下部透明ガラス基板SUB1と接続されたフレキシブル基板FPC2の端部から山線 P_1 までの長さは、該フレキシブル基板FPC2の下部透明ガラス基板SUB1との接続長 $LY_2=1.75\text{mm}$ +透明ガラス基板SUB1のガラスの切断誤差 $0.3\sim 0.5\text{mm}$ 以内である。また、フレキシブル基板FPC2の曲げ部分の長さは、透明ガラス基板SUB1の厚さ($0.7\sim 1.1\text{mm}$) \times 円周率 $\pi \div 2=1.7\sim 1.1\text{mm}$ である。該曲げ部分の長さの間に、波の山線 P_1 と谷線 P_2 とが存在する。また、本例では、フレキシブル基板FPC2の長さは $263.42 \pm 0.5\text{mm}$ 、多層配線部分FMLと突出部分FSLを含めた幅は 8.7mm 、多層配線部分FMLの幅は 5mm 、突出部分FSLの幅は 3.7mm 、フレームグランドパッドFGPとFGPとの中心線間隔(図15(b)参照)は 47.76mm 、凸部JT2の先端のコネクタCT4を設けた長方形部分の長辺の長さは 22mm 、図16(a)において、番号1と45を付した出力端子TMの中心線間隔は 18.04mm 、コネクタCT4の最外端子の中心線間隔は 14.5mm 、多層の合計厚みは約 $350\sim 400\mu\text{m}$ である。

【0050】このように本例では、一端が液晶表示素子の透明ガラス基板SUB1の端部に接続され、他端が該基板SUB1の下面(あるいは上面)に折り返される信号入力用のフレキシブル基板FPC2において、突出部分FSLのポリイミドフィルムBFIの端部を折り曲げ線方向に沿って、波状(あるいは鋸歯状等の山部と谷部を有する形状)に形成したので、折り曲げ部のポリイミドフィルムBFIの端部における応力集中を分散させ、折り曲げ部で良好なアールをつけることができ、断線の発生を抑制し、信頼性を向上することができる。

【0051】なお、本例では、ゲート側フレキシブル基板FPC1の導体層は3層で、L1は V_{dg} (10V)、 V_{sg} (5V)、 V_{ss} (グランド)用、L2は引き出し配線、クロックCL3、FLM、 V_{dg} (10V)用、L3は V_{EG} ($-10\sim -7\text{V}$)、 V_{EE} (-14V)、 V_{SG} (5V)、コモン電圧 V_{com} 用である。また、フレキシブル基板FPC1の長さは 172.3mm 、多層配線

部分FMLと突出部分FSLを含めた幅は7.25mm、多層配線部分FMLの幅は4.5mm、突出部分FSLの幅は2.75mm、電気的接続手段JN1の幅は5.5mm、長さは9.6mm、突出部分FSLの最外側の出力端子TMの中心線間隔は11.5mm、多層の合計厚みは273 μ mである。

【0052】フレキシブル基板上のアラインメントマークALMG(図17(a))、ALMD(図16(a))について説明する。

【0053】図15～図17に示すフレキシブル基板FPC1、2において、出力端子TMの長さは、接続信頼性確保のため、通常2mm程度に設計する。しかし、フレキシブル基板FPC1、2の長辺が170～264mmと長いと、わずかな長軸方向の回転を含む位置ずれにより、入力端子配線Tdと出力端子TMとの位置ずれが生じ、接続不良となる可能性がある。液晶表示素子PNLとフレキシブル基板FPC1、2との位置合せは、各基板の両端に開けた開口孔FHLを固定ピンに差し込んだ後、入力端子配線Tdと出力端子TMを数箇所まで合せて行うことができる。しかし、本例では、さらに合せ精度を向上させるため、アラインメントマークALMG、ALMDを各突出部分FSL毎に2個ずつ設けた。

【0054】ゲートドライバ駆動ICの入力としては、計24本あり、出力端子TMに各々電気接続させる。端子TMのピッチPgは約500 μ mである。アラインメントマークALMGは、各駆動ICへの前記24本の端子TMの近傍に位置させ、入力端子配線Tdパターンとの位置合せ精度向上および接続後の検査を行う。本例では、接続信頼性を向上させるため、20本の入力用端子TMと隣接した位置にダミー線を設け、さらに、ロの字のアラインメントマークALMGは、前記ダミー線にパターン接続してもうけ、対向する透明基板SUB1上の四角の塗りつぶしパターン(ドレイン側であるが、図19、20のALC参照)が丁度ロの字内に納まる状態に位置合せする。

【0055】ドレインドライバ駆動ICの入力としては、図19、20に示すように、計45本あり、図16(a)に示す出力端子TMの番号1～45に電気接続させる。端子TMのピッチPdは約410 μ mである。本例では、図16(a)に示すアラインメントマークALMDは、前記41本の入力用端子TMと隣接して、接続信頼性向上用のダミー線NC(端子番号2および44)を配置する。さらにその外側には、液晶容量C1cの対向電極であり、透明絶縁基板SUB2の内側にある共通透明画素電極COMに電圧Vcomを供給するため、図16(a)に示す端子(番号1および45)が配置される。こうして、コモン電圧は、透明絶縁基板SUB1上の配線Tdパターンを通して、導電性ペーストやペーストから、透明絶縁基板SUB2側の共通透明画素電極COMに供給される。

【0056】アラインメントマークALMDは、この電極COMに電気的につながる端子(番号1および45)にパターン接続してもうけ、透明基板SUB1上の四角の塗りつぶしパターンALD(図20参照)と合せる。さらに、本例では、図15(a)ドレインドライバ基板FPC2の下端部にて、ゲートドライバ基板FPC1との接続を行うためのジョイント用パターン(図示省略)を設けている。

【0057】次に、2層以下の導体層部分FSLの形状につき説明する。

【0058】単層あるいは2層の導体配線からなる部分FSLの突出長さは、本例では折り曲げ部(図16

(a)参照)を設けたため、約3.7mmとした。ただし、折り曲げない構造では、部分FSLをさらに短くできる。

【0059】部分FSLの突出形状は、駆動IC毎に分離した凸状の形状とした。したがって、ヒートツールでの熱圧着時にフレキシブル基板が長軸方向に熱膨張して、端子TMのピッチPgおよびPdが変化し、接続端子Tdとの剥がれや接続不良が生じる現象を防止できる。すなわち、駆動IC毎に分離した凸状の形状とすることで、端子TMのピッチPgおよびPdずれを最大でも駆動IC毎の周期の長さに対応する熱膨張量とすることができ、本例では、フレキシブル基板の長軸方向で10分割に分離した凸状の形状とすることにしており、この熱膨張量を約1/10に減少させることができ、端子TMへの応力緩和にも寄与し、熱に対する液晶モジュールMDLの信頼性を向上できる。

【0060】以上のように、アラインメントマークALMGおよびALMDを設け、部分FSLの突出形状を駆動IC毎に分離した凸状とすることで、接続配線数や表示データのデータ本数が増加しても精度良く、接続信頼性を確保しながら、周辺駆動回路を縮小できる。

【0061】次に、3層以上の導体層部分FMLについて説明する。

【0062】FPC1、2の導体層部分FMLには、チップコンデンサCHG、CHDが実装される。すなわち、ゲート側基板FPC1では、グランド電位Vss(0ボルト)と電源Vdg(10ボルト)の間あるいは、電源Vsg(5ボルト)と電源Vdgの間にチップコンデンサCHGを6個ハンダ付けする。さらに、ドレイン側基板FPC2では、グランド電位Vssと電源Vdd(5ボルトまたは3.3ボルト)の間あるいは、グランド電位Vssと電源Vddの間にチップコンデンサCHDを合計10個ハンダ付けする。これらのコンデンサCHG、CHDは、電源ラインに重畳するノイズを低減するためのものである。

【0063】本例では、これらのチップコンデンサCHDを片側の表面導体層L1のみにハンダ付けし、折り曲げ後に透明絶縁基板SUB1の下側に全て位置するよう

に設計した。したがって、液晶モジュールMDLの厚みを一定に保ちながら、電源ノイズの平滑化用コンデンサを基板FPC1、2に搭載可能となった。

【0064】次に、情報処理装置から発生する高周波ノイズの低減方法につき説明する。

【0065】金属シールドケースSHD側は、液晶モジュールMDLの表面側であり、情報処理機器の正面側であるため、この面からのEMI（エレクトロ マグネティック インタフィアレンス）ノイズの発生は、外部機器に対する使用環境に大きな問題を生じる。

【0066】このため、本例では、導体層部分FMLの表面層L1は、可能な限り直流電源のベタ状あるいはメッシュ状パターンERHで被覆している。図23（a）は、図15（b）の一部分にある多層配線部分FML部分の表面導体層パターン構成を示す平面（正面、上面）図である。メッシュMESHは、表面導体層L1に開けた300 μ m径程度の多数の穴からなり、このメッシュ状パターンERHは、貫通穴VIAおよびコンデンサ部品CHDの部分は除いて、ほぼ全面を被覆する。

【0067】さらに、パターンERHがソルダレジストSRSから露出したパターンFGPを図15（b）に示すように、ドレイン側基板FPC2に5箇所配置し、後述の金属薄板から成るフレームグランドHS（図1、14）を介して、シールドケースSHDのグランドFGF（図2参照）とハンダ付けを行い、EMIノイズを低減している。すなわち、本例のように、回路基板が複数に分割されている場合、直流的には駆動回路基板のうち少なくとも1箇所がフレームグランドに接続されていれば、電気的な問題は起きないが、高周波領域ではその箇所が少ないと、各駆動回路基板の特性インピーダンスの違い等により電気信号の反射、グランド配線の電位が振られる等が原因で、EMIを引き起こす不要な輻射電波の発生ポテンシャルが高くなる。特に、薄膜トランジスタを用いたアクティブ・マトリクス方式のモジュールMDLでは、高速のクロックを用いるので、EMI対策が難しい。これを防止するために、ドレインドライバ基板FPC2に少なくとも1箇所、本例では5箇所でグランド配線（交流接地電位）をインピーダンスが十分に低い共通のフレーム（すなわち、シールドケースSHD）に接続する。フレームグランドHSを介することにより、高周波領域におけるグランド配線が強化されるので、全体で1箇所だけシールドケースSHDに接続した場合と比較すると、本実施例の5箇所の場合は輻射の電界強度で大幅に改善が見られた。

【0068】《フレームグランドHS》図14（a）は、フレームグランドを取るための金属薄板（以下、フレームグランドと称す）HSの前側面図、（b）は裏面図、（c）は横側面図、（d）は（a）、（b）のA部、B部、C部、D部の拡大詳細図である。

【0069】なお、フレームグランドHSの構造は図1

4に示され、フレームグランドHSの他の部材との位置関係は図1に示され、フレームグランドHSの設置後の位置関係は図26、28に示される。

【0070】EMI対策のために、いわゆるフレームグランドを取るためのフレームグランドHSは、シールドケースSHDの厚さより薄い厚さ0.2mmの1枚の細長い金属薄板をその伸張方向に沿って90度に折り曲げた、互いに垂直な細長い第1の金属薄板HSBと第2の金属薄板HSHから成る。金属薄板HSBからは、凸部JTが、該金属薄板HSBと同一平面でかつ下方向に伸びている。凸部JTは、図14（a）に示すように、金属薄板HSHの伸張方向に一定の間隔をあけて5個設けられ、金属製シールドケースSHDのグランドFGF

（図2）と半田付けにより、電気的かつ機械的に接続される部分である。HIS2は、ドレイン線駆動用フレキシブル基板FPC2の面上にその伸張方向に一定の間隔をあけて5個設けられたフレームグランドパッドFGP（図15（b）参照）と半田付けにより、電気的かつ機械的に接続される部分で、それに対応して5個設けられている。各半田接続部HIS2に隣接してそれぞれ穴HOLEが設けられている。この穴HOLEの存在により、半田付け時の熱容量を減らすことができ、半田付け部HIS2とフレームグランドパッドFGPとの半田付けを良好に行うことができる。なお、この穴HOLEの代わりに、切り欠きを設けてもよい。HIS1は金属薄板HSH上に貼った絶縁材で、半田付け部HIS2以外は、金属表面を被覆し、他部品との短絡を防止する。半田付け部HIS2および凸部JTの両面は、半田付け可能な面となっており、その他の面はさび止めが塗布されている。さらに、金属薄板HSHには、フレキシブル基板FPC2に実装されたチップ部品（図4、15、22（a）、26のCHD：電源ラインにつなげられ、電源ノイズ除去用チップコンデンサ）が収まる切り欠きDNTが設けられている。

【0071】図1、26、28に示すように、フレキシブル基板FPC2は、その一端が液晶表示素子PNLの下部透明ガラス基板SUB1の上面端部に接続され、その端部の外側近傍で中間部が折り返され、他端が下部透明ガラス基板SUB1の端部下面の下側に配置されている。互いに垂直な金属薄板HSBと金属薄板HSHを有するフレームグランドHSは、フレキシブル基板FPC2のグランドラインと金属製シールドケースSHDとを電気的に接続するものであり、金属薄板HSHは、下部透明ガラス基板SUB1の端部の下側に配置されたフレキシブル基板FPC2の下側に配置され、金属薄板HSHの半田接続部HIS2がフレキシブル基板FPC2のフレームグランドパッド（図4、6、15、22（a）のFGP）と半田SLD2により電気的かつ機械的に接続される。また、金属薄板HSBは、図26、28に示すように、シールドケースSHDの内側側面に沿って配置

され、その凸部J Tが該シールドケースのグランドF G F (図2参照)と半田S L D 1により電気的かつ機械的に接続される。

【0072】本例では、ドレイン線駆動用フレキシブル基板F P C 2のグランドラインと、インピーダンスの十分低い金属製シールドケースS H Dとを金属製薄板から成るフレームグランドH Sを介して電気的に接続したので、前述のように安定したグランドラインを供給することができ、高周波領域におけるグランドラインを強化することができる。したがって、外部から侵入したり、内部で発生するノイズの影響を除くことができるので、安定した表示品質が得られ、また、E M Iを引き起こす有害な輻射電波の発生を抑制することができる。また、シールドケースS H Dの上面あるいは側面の一部を切り欠いて一体に形成した爪を折り曲げて、回路基板のグランドラインと接続する技術と比べて、接続の作業性がよく、折り曲げ方向の必要なスペースを削減でき、液晶表示モジュールM D Lの額縁部と厚さの寸法の縮小化、液晶表示モジュールM D Lおよび情報処理装置(図35、36)の薄型化、小型化、大画面化に有利である。なお、本例では、フレームグランドH Sを介してシールドケースS H Dと電気的に接続する回路基板は、ドレイン線駆動用フレキシブル基板F P C 2であり、ゲート線走査駆動用フレキシブル基板F P C 1にはフレームグランドを取っていないが、これはドレイン側フレキシブル基板F P C 2に入力されるクロックは速く、ノイズが発生し易く、ゲート側フレキシブル基板F P C 1に入力されるクロックは遅く、ノイズが発生しにくいためであり、また、フレームグランドパッドF G Pをフレキシブル基板F P C 2の伸張方向に間隔をあけて複数個設けたことにより、電源、グランドの電位がより安定となるので、シールドケースS H Dと1点で接続するよりも、インピーダンスマッチングを良好に取れる。また、回路基板の信号入力側から遠い部分でフレームグランドを取ることは、グランドをより安定でき、かつ、フレキシブル基板のアンテナとしての効果を防ぐことができる。

【0073】《インターフェイス回路基板P C B》図25(a)は、コントローラ部および電源部の機能を有するインターフェイス回路基板P C Bの裏面(下面)図、

(b)は搭載したハイブリッド集積回路H Iの部分前横側面図と横側面図、(c)はインターフェイス回路基板P C Bの正面(上面)図である。

【0074】本例では、基板P C Bはガラスエポキシ材からなる6層の多層プリント基板を採用した。多層フレキシブル基板も使用可能であるが、この部分は折り曲げ構造を採用しなかったため、価格が相対的に安い多層プリント基板とした。

【0075】電子部品は全て情報処理装置から見て裏面側である基板P C Bの下面側に搭載する。表示制御装置用として、1個の集積回路素子T C O Nを基板上に配置

している。集積回路素子T C O Nは、パッケージに収納されておらず、プリント基板上に集積回路I Cを直接ボールグリッドアレイ(Ball Grid Array)実装して成る。インターフェイスコネクタC T 1は、基板のほぼ中央に位置し、さらに複数の抵抗、コンデンサや高周波ノイズ除去用回路部品E M Iが搭載されている。

【0076】また、ハイブリッド集積回路H Iは、回路の一部をハイブリッド集積化し、小さな回路基板の上面および下面に主に供給電源形成用の複数個の集積回路や電子部品が実装されて構成され、インターフェイス回路基板P C B上に1個実装されている。図に示すように、ハイブリッド集積回路H Iのリードを長く形成し、回路基板P C Bとハイブリッド集積回路H Iとの間の回路基板P C B上にもT C O N等を含む電子部品E Pが複数個実装されている。

【0077】また、ゲートドライバ基板F P C 1とインターフェイス回路基板P C Bとの電気的接続手段J N 1を介する電気接続は、本例では、コネクタC T 3を使用している。

【0078】コネクタC T 3を使用した理由は、画素数や表示色数が増えて配線間ピッチが狭くなっても、フレキシブル基板F P C 1と信頼性良く電気接続できるためである。

【0079】基板P C Bの上面は、情報処理装置から見て表面側であり、E M Iノイズが最も輻射されるポテンシャルが高い方向である。このため、本例では、図25(c)に示すように、多層の表面導体層をほぼ全面にグランドのベタ状あるいは、メッシュ状パターンE R Hで被覆している。図23(b)は、メッシュ状パターンE R Hの拡大した上面(正面)図である。ソルダレジストS R Sの下に銅導体のメッシュ状パターンE R Hが貫通穴V I A部分を除いて全面被覆形成されている。このパターンE R Hは、基板P C Bの下面のグランドパターンG N Dと電気的に接続することで、E M Iノイズ輻射を減少させることができる。なお、グランドパターンG N Dは、基板P C BのグランドG N DとシールドケースS H DのグランドF G Nとをつなぎ、さらに、コネクタC T 1からくるグランドと半田付けすることにより、本体側のグランドに接続される。

【0080】なお、本例では、インターフェイス回路基板P C Bの長さは172.3mm、幅は13.1mmである。

【0081】前述したように、フレキシブル基板F P C 1、2も、基板の表面導体層はパターンE R Hで被覆されており、液晶表示素子P N Lの2辺の外周部は、全て直流電位で固定され、効果的に基板内側からのE M Iノイズ輻射を減少させることができる。

【0082】図27(a)は図2のC-C'切断線における断面図、(b)はD-D'切断線における断面図である。

【0083】図27に示すように、透明ガラス基板SUB1、SUB2面と垂直な方向から見た場合、インターフェイス回路基板PCBは、液晶表示素子PNLと重ね合わせられ、下部透明絶縁基板SUB1の下面の下側に配置されている。また、ゲートドライバフレキシブル基板FPC1は、その一端部が液晶表示素子PNLの透明ガラス基板SUB1と直接電氣的、機械的に接続され、ドレイン側と異なり折り曲げることなく、ほぼその全幅がインターフェイス回路基板PCBの上に重ね合わせられている。このように、インターフェイス回路基板PCBを液晶表示素子PNLと一部重ね合わせ、さらに、ゲートドライバ回路基板FPC1をインターフェイス回路基板PCB上に重ね合わせて配置することにより、額縁部の幅、面積を縮小でき、液晶表示素子および該液晶表示素子を表示部として組み込んだパソコン、ワープロ等の情報処理装置の外形寸法を縮小できる。なお、インターフェイス回路基板PCBは、図25(c)に示すメッシュ状パターンERHが形成された面が両面テープBATにより、下部透明ガラス基板SUB1の下面に貼り付けられ、固定されている。また、本例のインターフェイス回路基板PCBの長さは172.3mm、幅は13.1mmである。導体層はL1～L6の6層から成り、L1は部品パッド用、L2は信号とグランド用、L3は信号用、L4、L5はそれぞれ電源用、L6はグランド用で、メッシュ状パターンERHが形成されている。

【0084】《駆動回路基板付き液晶表示素子ASB》次に、駆動回路基板付き液晶表示素子ASBについて説明する。

【0085】図26(a)に示すように、透明絶縁基板SUB1のパターン形成面とは反対側の面に、ドレインドライバフレキシブル基板FPC2を折り曲げて接着している。有効画素エリアARのわずか(約1mm)外側に偏光板POL1とPOL2があり、そこから、約1～2mm離れて基板FPC2のFMLの端部が位置する。透明絶縁基板SUB1の端からFPC2の折れ曲り部の突出の先端までの距離は、わずかに約1mmと小さく、コンパクト実装が可能となる。したがって、本例では、有効画素エリアARから基板FPC2の折れ曲り部の突出の先端までの距離は約7.5mmとなった。

【0086】次に、フレキシブル基板折り曲げ実装方法につき説明する。

【0087】図22は、多層フレキシブル基板の折り曲げ実装方法を示す斜視図である。ドレインドライバ基板FPC2とゲートドライバ基板FPC1の接続は、ジョイナーとしてFPC2と一体のフレキシブル基板から成る凸部JT2の先端部に設けたフラットコネクタCT4を使用し、折り曲げて図25(a)に示すインターフェイス基板PCBのコネクタCT2に電氣的に接続する。

【0088】次に、フレキシブル基板FPC2の導体層部分FMLの部品実装が全くない面に両面テープBAT

(図28、26、5参照)を貼り、治具を使用して、導体層部分BNTにて折り曲げる。

【0089】使用した両面テープBATの幅は3mmであり、長さ160～240mmと細長い形状であるが、接着性が確保できれば良く、短い形状のものを数個所で貼付けても良い。また、両面テープBATは、透明絶縁基板SUB1側に予め貼付けていても良い。

【0090】以上のように、治具を使用して、多層フレキシブル基板FPC2を精度良く折り曲げ、透明絶縁基板SUB1の表面に接着できる。

【0091】《ゴムクッションGC》ゴムクッションGC1、2は、図1、6、26(b)、27(b)に示される。ゴムクッションGC1、2は、液晶表示素子PNLの下部透明ガラス基板SUB1の額縁周辺の端部下面とバックライトBLを収納する下側ケースMCAとの間に、プリズムシートPRSを介して配置されている。ゴムクッションGC1、2の弾性を利用して、シールドケースSHDを装置内部方向に押し込むことにより固定用フックHKが固定用突起HPに引っかかり、また、固定用爪NLが折り曲げられ、固定用凹部NRに挿入されて、各固定用部材がストッパとして機能し、シールドケースSHDと下側ケースMCAとが固定され、モジュール全体が一体となってしっかりと保持され、他の固定用部材が不要である。したがって、組立が容易で製造コストを低減できる。また、機械的強度が大きく、耐振動衝撃性が高く、装置の信頼性を向上できる。なお、ゴムクッションGC1、GC2には、片側に粘着材が付いており、基板SUB2の所定個所に貼られる。

【0092】《バックライトBL》図7は、バックライトBLの正面図、図8は、図7のバックライトBLからプリズムシートPRS、拡散シートSRを取り外したときのバックライトBLの正面図である。図9は、別の構成例を示す図8と同様のバックライトBLの正面図である。

【0093】液晶表示素子PNLを背面から照らすサイドライト方式バックライトBLは、1本の冷陰極蛍光管LP、蛍光管LPのランプケーブルLPC、蛍光管LPおよびランプケーブルLPCを保持する2個のゴムブッシュGB、導光板GLB、導光板GLBの上面全面に接して配置された拡散シートSPS、導光板GLBの下面全面に配置された反射シートRFS、拡散シートSPSの上面全面に接して配置された2枚のプリズムシートPRSから構成される。

【0094】反射シートLSは、蛍光管LPを反射シートLP上に配置した後、丸めて180度折り曲げ、粘着材を有する両面テープBATによりその端部を導光板GLBの端部下面に接着させる(図26(a)参照)。

【0095】《拡散シートSPS》拡散シートSPSは、導光板GLBの上に載置され、導光板GLBの上面から発せられる光を拡散し、液晶表示素子PNLに

均一に光を照射する。

【0096】《プリズムシートPRS》プリズムシートPRSは、拡散シートSPSの上に載置され、下面は平滑面で、上面がプリズム面となっている。プリズム面は、例えば、互いに平行直線状に配列された断面形状がV字状の複数本の溝から成る（言い換えれば、多数本の三角柱状のプリズムを平行に配列して成る）。プリズムシートPRSは、拡散シートSPSから広い角度範囲にわたって拡散される光をプリズムシートPRSの法線方向に集めることにより、バックライトBLの輝度を向上させることができる。したがって、バックライトBLを低消費電力化することができ、その結果、モジュールMDLを小型化、軽量化することができ、製造コストを低減することができる。なお、プリズムシートPRSを2枚使用する場合は、2枚のプリズムシートPRSの各溝の伸張方向が直交するように、2枚重ねて配置される。

【0097】《拡散シートSPSとプリズムシートPRSの固定方法》光学シートである拡散シートSPSと2枚のプリズムシートPRSの各1辺端部に、それぞれシートの設置時に位置が一致する固定用の小穴が2個ずつ設けられている。これに対応して、モールド成型により製造される下側ケースMCAの1辺両端部に、ピン状の凸部MPNが該ケースMCAと一体に設けられている。なお、凸部MPNは、図8に示されるように、下側ケースMCAの該1辺側の、バックライトBLのインバータ収納部MIの上下両側に1個ずつ設けてある。拡散シートSPSとプリズムシートPRSの設置の際は、これらの小穴に凸部MPNをそれぞれ貫通させた後、該凸部MPNの先端部に該凸部が貫通するスリーブSLVをそれぞれはめ込み、拡散シートSPSと2枚のプリズムシートPRSを固定する。スリーブSLVは例えばシリコンゴム等の弾性体から成り、該スリーブSLVの穴の内径が凸部MPNの外径より小さくなっており、これにより、スリーブSLVが脱落しにくいようになっている。

【0098】また、本例では、位置固定の精度をさらに向上させるため、光学シートの別の1辺端部に、少なくとも1個の小穴を設け、前記ケースの別の1辺端部に一体に設けたピン状の凸部に前記小穴を貫通させることにした。図11に、透明絶縁基板SUB1および回路基板PCBとケースMCAとの平面的相対位置関係を示す。バックライトBLとは反対側の辺で、前記ケースの1辺端部に一体に設けたピン状の凸部MPNに、光学シートの追加の1個の小穴を貫通させ、合計3個の小穴で精度良く位置固定を行う。この追加の小穴およびピン状の凸部MPNは、透明絶縁基板SUB1の下側で、さらに、該透明絶縁基板SUB1の外周部の内側に配置させ、液晶モジュール外形を縮小している。ピン状の凸部MPNは、ゲート側フレキシブル基板FPC1下に配置されている回路基板PCBとは、平面的に重ならない位置にあるので、液晶モジュールの厚みを増やすことなく、前記

ケースMCAに一体に設けることができる。

【0099】このような構成により、バックライトの拡散シートSPSとプリズムシートPRSを設置する際、作業性が良く、また、凸部MPNと小穴との組み合わせにより自動的に位置が決まるため、位置決めが正確かつ容易にできる。さらに、所定のシート1枚を容易に脱着することができ、不良シートのみ交換が可能であり、シート類の再生（リペア）が容易にできる。この結果、製造時間が低減でき、作業性が改善でき、原価を低減できる。

【0100】《反射シートRFS》反射シートRFSは、導光板GLBの下に配置され、導光板GLBの下面から発せられる光を液晶表示素子PNLの方へ反射させる。

【0101】《下側ケースMCA》図10は、下側ケースMCAの正面図、前側面図、後側面図、右側面図、左側面図、図11は、図10の正面図のA部、B部、C部、D部（すなわち、下側ケースMCAのコーナー部）の拡大詳細図である。

【0102】モールド成型により形成した下側ケースMCAは、蛍光管LP、ランプケーブルLPC、導光板GLB等の保持部材、すなわち、バックライト収納ケースであり、合成樹脂で1個の型で一体成型することにより作られる。下側ケースMCAは、金属製シールドケースSHDと、各固定部材と弾性体の作用により、しっかりと合体するので、モジュールMDLの耐振動衝撃性、耐熱衝撃性が向上でき、信頼性を向上できる。

【0103】下側ケースMCAの底面には、周囲の枠状部分を除く中央の部分に、該面の半分以上の面積を占める大きな開口MOが形成されている。これにより、モジュールMDLの組み立て後、液晶表示素子PNLと、下側ケースMCAとの間のゴムクッションGCL、2（図26（b）、図27（b）参照）の反発力により、下側ケースMCAの底面に上面から下面に向かって垂直方向に加わる力によって、下側ケースMCAの底面がふくらむのを防止でき、最大厚みを抑えることができる。したがって、ふくらみを抑えるために、下側ケースの厚さを厚くしなくて済み、下側ケースの厚さを薄くすることができるので、モジュールMDLを薄型化、軽量化することができる。

【0104】図10のMCLは、インターフェイス回路基板PCBの発熱部品、本実施例では、図5、図24

(a)、(b)に示したハイブリッドIC化した電源回路（DC-DCコンバータDD）等の実装部に対応する箇所の下側ケースMCAに設けた切欠き（コネクタCT1接続用の切欠きを含む）である。このように、回路基板PCB上の発熱部を下側ケースMCAで覆わずに、切欠きを設けておくことにより、インターフェイス回路基板PCBの発熱部の放熱性を向上することができる。すなわち、現在、薄膜トランジスタTFTを用いた液晶表示

装置を高性能化し、使い易さを向上するため、多階調化、単一電源化が要求されている。これを実現するための回路は、消費電力が大きく、また、回路手段をコンパクトに実装しようとする、高密度実装となり、発熱が問題となる。したがって、下側ケースMCAに発熱部に対応して切欠きMCLを設けることにより、回路の高密度実装性、およびコンパクト性を向上することができる。この他にも、表示制御集積回路素子TCONが発熱部品と考えられ、この上の下側ケースMCAを切り欠いてもよい。

【0105】図10のMHは、当該モジュールMDLをパソコン等の応用装置に取り付けるための4個の取付穴である。金属製シールドケースSHDにも、下側ケースMCAの取付穴MHに一致する取付穴HLDが形成されており、ねじ等を用いて応用製品に固定、実装される。

【0106】蛍光管LPとランプケーブルLPCとを保持したゴムブッシュGBは、ゴムブッシュGBがぴったりはまるように形成された収納部MGにはめ込まれ、蛍光管LPは下側ケースMCAと非接触で収納部ML内に収納される。

【0107】図10、11のMBは導光板GLBの保持部で、PJ部は、位置決め部である。MLは蛍光管LPの収納部、MGはゴムブッシュGBの収納部である。MC1~4はランプケーブルLPC1および2の収納部である。

【0108】《導光板GLBの下側ケースMCAへの収納》本例では、バックライトの導光板GLBを収納、保持する下側ケースMCAの位置決め部（支持枠）PJの破損を防止するようにした。

【0109】図12(a)は、導光板GLBと該導光板GLBを収納、保持する下側ケースMCAの位置決め部PJのコーナー部を示す正面図、(b)は従来の導光板GLBによる位置決め部PJのコーナー部におけるランプ側にモジュールMDLを落下したときの力のかかり具合を示す正面図、(c)は本例の導光板GLBによる位置決め部PJのコーナー部における力のかかり具合を示す正面図である。

【0110】図12(a)に示すように、導光板GLBの4個のコーナー部を面取りして直線状の斜め部を設け、この導光板GLBの斜め部に対応して位置決め部PJのコーナー部にも直線状の斜め部を設けてある。従来では(b)に示すように、導光板GLBのコーナー部が直角であり、位置決め部PJのコーナー部も直角だったので、導光板GLBの辺方向(y方向)の力Fに対して弱く、モジュールの構成要素の中で特に重い部材である導光板が振動や衝撃により当該液晶表示モジュール内で移動した場合、位置決め部PJが破損し、さらにランプLPを破壊することがあった。しかし、本例では、導光板GLBと位置決め部PJの各コーナー部に斜め部を設けたので、(c)に示すように、位置決め部PJにかか

る力Fが2個の方向成分 f_x 、 f_y に分解され、合力としては等しくても2個のx、y成分の力としては軽減でき、したがって、近年、幅や薄さが小さくなる傾向にある下側ケースMCAの位置決め部PJにかかる衝撃が軽減され、位置決め部PJの破損を防止でき、耐衝撃性が向上し、信頼性が向上する。

【0111】《冷陰極蛍光管LPの配置位置》図26

(a)に示すように、モジュールMDL内において、細長い蛍光管LPは、液晶表示素子PNLの長辺の一方に実装されたドレイン側フレキシブル基板FPC2およびドレイン側駆動ICの下スペース(図26参照)に配置されている。これにより、モジュールMDLの外形寸法を小さくできるので、モジュールMDLを小型化、軽量化することができ、製造コストを低減することができる。

【0112】すなわち、図7~9に示すように、バックライトBLの冷陰極蛍光管LPは、液晶表示モジュールMDLの長辺側で、かつ表示下方側に配置されている。すなわち、図35、図36に示すように、パソコンあるいはワープロ等の情報処理装置に、液晶表示モジュールMDLを表示部として組み込んだとき、冷陰極蛍光管LPが表示部の長辺下方側になるように配置されている。なお、LPC2は約1100Vの高電圧がかかる高圧側のランプケーブル、LPC1はグランド電圧側のランプケーブルである。図7、8に示す例は、インバータIVを表示部内のインバータ収納部MIに配置する場合で、ランプケーブルLPC1は後で詳述するように、液晶表示モジュールMDLの左および上の2辺に沿って配線され、ランプケーブルLPC2は右の1辺に沿って配線され、両ランプケーブルLPC1、2は、右上方から出ている。一方、図9に示す例では、インバータIVを情報処理装置のキーボード部に配置することもでき、ランプケーブルLPC1は液晶表示モジュールMDLの左、上および右の3辺に沿って配線され、両ランプケーブルLPC1、2は、右下から出ている。

【0113】このように冷陰極蛍光管LPを液晶表示モジュールMDLの表示下方側に配置したことにより、図36に示すように、情報処理装置のキーボード部にインバータIVを配置する場合でも、冷陰極蛍光管LPの高圧側のランプケーブルLPC2の長さを短くすることができ、ノイズの発生や波形の変化を引き起こすインピーダンスを低減でき、冷陰極蛍光管LPの始動性を向上できる。なお、インバータIVをキーボード部側に配置する場合は、表示部の幅をさらに縮小できる。また、冷陰極蛍光管LPを液晶表示モジュールMDLの表示上方側に配置した場合に比べ、冷陰極蛍光管LPが図35、36の表示部の開閉による衝撃を受けにくく、信頼性が向上する。また、図35、36に示すように、液晶表示素子PNL(表示画面)の中心が、表示部の中心より上方へシフトされるので、使用者がキーボードを打つ手で表

示画面の下方が見にくくなるのを防止できる。

【0114】また、図9～図11、図26から明らかなように、表示上方側では、ランプケーブルLPC1は導光板GLBの下を通過しているので、縦方向の長さを縮小できる。

【0115】《ランプケーブルLPCの下側ケースMCAへの収納》本例では、コンパクトに実装を行うためと、EMIノイズへの悪影響がないようにランプケーブルLPCの配線を工夫した。

【0116】図26(b)は、図2に示す液晶表示モジュールMDLのB-B'切断線における断面図を示す。

【0117】すなわち、前述のように、図8では、2本のランプケーブルLPCの内、グランド電圧側のケーブルLPC1は、蛍光管LPの収納部以外の2辺の外形に沿うように、下側ケースMCAに形成された溝から成る収納部MC4、MC2に収納される(図10、図26

(b)、図27(a)参照)。高圧側ケーブルLPC2は、インバータ(インバータ電源回路)IVに接続される部分に近いように、短く配線し、下側ケースMCAに形成された溝から成る収納部MC1に収納される(図10、図27(b)参照)。また、図9では、グランド電圧側のケーブルLPC1は、蛍光管LPの収納部以外の3辺の外形に沿うように、下側ケースMCAに形成された溝から成る収納部MC4、MC2、MC1(図10参照)に収納される。高圧側ケーブルLPC2は、インバータIVが内蔵された情報処理装置のキーボード部に近いように、短く配線し、下側ケースMCAに形成された溝から成る収納部MC3に収納される。したがって、グランド電圧配線のみ長い経路をとるので、EMIノイズへの悪影響は、従来と比べ変化しない。したがって、従来のように、2本のランプケーブルLPC1、2を一边側から取り出す場合に比べ、図26(a)に示すように、蛍光管LP側には、ランプケーブルLPC1がなく、配線エリアを1.5～2mmだけ減らせる。本例では、図26(b)に示すように、ランプケーブルLPC1を透明絶縁基板SUB1の内側で、導光板GLBの下側に位置するように配置し、コンパクトな設計としている。

【0118】ランプケーブルLPC1、LPC2の先端部にはインバータIVが接続される。インバータIVは、インバータ収納部MIに収納されるか、パソコンやワープロ等の情報処理装置のキーボード部に収納される。前記のように、モジュールMDLをパソコン等の応用製品に組み込んだ場合、ランプケーブルLPCがモジュールの外側の側面を通ったり、インバータIVがモジュールMDの外側にはみ出ることなく、バックライトBLの蛍光管LP、ランプケーブルLPC、ゴムブッシュGB、インバータIVをコンパクトに収納、実装することができ、モジュールMDLを小型化、軽量化することができ、製造コストを低減することができる。

【0119】なお、蛍光管LPの設置場所は、導光板G

LBの短辺側に設置してもよい。

【0120】以下、本実施例のTFT液晶表示モジュールについて、概要を説明する。

【0121】図30は、TFT液晶表示素子(パネル)とその外周部に配置された回路を示すブロック図である。TFT液晶表示素子(TFT-LCD)の下側の方にドレインドライバ部103が配置され、また、800×3×600画素から構成されるXGA仕様の液晶表示素子(TFT-LCD)の側面部には、ゲートドライバ部104、コントローラ部101、電源部102が配置される。

【0122】ドレインドライバ部103は、前述したように、多層フレキシブル基板を折り曲げ実装し、十分コンパクト設計ができた。

【0123】コントローラ部101および電源部102は、多層プリント基板PCBに実装する。コントローラ部101、電源部102を搭載したインターフェイス基板PCBは、液晶素子PNLの短辺の外周部に配置されたゲートドライバ部104の裏側に配置される。これは、情報処理装置(機器)の横幅の制約があり、可能な限り、表示部であるモジュールMDLの幅も縮小させる必要があるためである。

【0124】図30に示すように、薄膜トランジスタTFTは、隣接する2本のドレイン信号線Dと、隣接する2本のゲート信号線Gとの交差領域内に配置される。

【0125】薄膜トランジスタTFTのドレイン電極、ゲート電極は、それぞれ、ドレイン信号線D、ゲート信号線Gに接続される。

【0126】薄膜トランジスタTFTのソース電極は画素電極に接続され、画素電極とコモン電極との間に液晶層が設けられるので、薄膜トランジスタTFTのソース電極との間には、液晶容量CLCが等価的に接続される。

【0127】薄膜トランジスタTFTは、ゲート電極に正のバイアス電圧を印加すると導通し、ゲート電極に負のバイアス電圧を印加すると不導通になる。

【0128】また、薄膜トランジスタTFTのソース電極と前ラインのゲート信号線との間には、保持容量Caddが接続される。

【0129】なお、ソース電極、ドレイン電極は本来その間のバイアス極性によって決まるもので、この液晶表示装置の回路ではその極性は動作中反転するので、ソース電極、ドレイン電極は動作中入れ替わると理解された。しかし、以下の説明では、便宜上一方をソース電極、他方をドレイン電極と固定して表現する。

【0130】図33は、本例のTFT液晶表示モジュールの各ドライバ(ドレインドライバ、ゲートドライバ、コモンドライバ)の概略構成と、信号の流れを示すブロック図である。

【0131】図33において、表示制御装置201、バッファ回路210は図30に示すコントローラ部101

に設けられ、ドレインドライバ211は図30に示すドレインドライバ部103に設けられ、ゲートドライバ206は図30に示すゲートドライバ部104に設けられる。

【0132】ドレインドライバ211は、表示データのデータラッチ部と出力電圧発生回路とから構成される。

【0133】また、階調基準電圧生成部208、マルチプレクサ209、コモン電圧生成部202、コモンドライバ203、レベルシフト回路207、ゲートオン電圧生成部204、ゲートオフ電圧生成部205およびDC-DCコンバータ212は図30に示す電源部102に設けられる。

【0134】図32に、コモン電極に印加されるコモン電圧、ドレインに印加されるドレイン電圧、ゲート電極に印加されるゲート電圧のレベル、および、その波形を示す。なお、ドレイン波形は黒を表示しているときのドレイン波形を示す。

【0135】図31は、本例のTFT液晶表示モジュールにおける、ゲートドライバ206、ドレインドライバ211に対する表示用データとクロック信号の流れを示す図である。また、図34は、本体コンピュータから表示制御装置201に入力される表示データおよび表示制御装置201からドレイン、ゲートドライバへ出力される信号を示すタイミングチャートである。

【0136】表示制御装置201は、本体コンピュータからの制御信号（クロック、表示タイミング信号、同期信号）を受けて、ドレインドライバ211への制御信号として、クロックD1（CL1）、シフトクロックD2（CL2）および表示データを生成し、同時に、ゲートドライバ206への制御信号として、フレーム開始指示信号FLM、クロックG（CL3）および表示データを生成する。

【0137】また、ドレインドライバ211の前段のキャリア出力は、そのまま次段のドレインドライバ211のキャリア入力に入力される。

【0138】図34から明かなように、ドレインドライバのシフト用クロックD2（CL2）は、本体コンピュータから入力されるクロック信号（DCLK）および表示用データの周波数と同じであり、XGA素子では約40MHzの高周波となり、EMI対策が重要となる。

【0139】《液晶表示モジュールMDLを実装した情報処理》図35、36は、それぞれ液晶表示モジュールMDLを実装したノートブック型のパソコン、あるいはワープロの斜視図である。図35は、インバータIVを、表示部、すなわち、液晶表示モジュールMDLのインバータ収納部MI（図7、10参照）に配置した場合、図36は、キーボード部に配置した場合を示す。

【0140】駆動ICの液晶表示素子PNL上へのCOG実装と外周部のドレインおよびゲートドライバ用周辺回路として多層フレキシブル基板を採用し、ドレインド

ライバ用回路に折り曲げ実装を採用することで、従来に比べ大幅に外形サイズ縮小ができる。本例では、片側実装されたドレインドライバ用周辺回路を情報機器のヒンジ上方の表示部の上側に配置できるため、コンパクトな実装が可能となった。

【0141】情報機器からの信号は、まず、図では、左側のインターフェイス基板PCBのほぼ中央に位置するコネクタから表示制御集積回路素子（TCON）へ行き、ここでデータ変換された表示データが、ドレインドライバ用周辺回路へ流れる。このように、フリップチップ方式と多層フレキシブル基板とを使用することで、情報機器の横幅の外形の制約が解消でき、小型で低消費電力の情報機器を提供できた。

【0142】《駆動用ICチップ搭載部近傍の平面および断面構成》図19は、例えばガラスからなる透明絶縁基板SUB1上に駆動用ICを搭載した様子を示す平面図である。さらに、A-A切断線における断面図を図24に示す。図19において、一方の透明絶縁基板SUB2は、一点鎖線で示すが、透明絶縁基板SUB1の上方に重なって位置し、シールパターンSL（図19参照）により、有効表示部（有効画面エリア）ARを含んで液晶LCを封入している。透明絶縁基板SUB1上の電極COMは、導電ビーズや銀ペースト等を介して、透明絶縁基板SUB2側の共通電極パターンに電気的に接続させる配線である。配線DTM（あるいはGTM）は、駆動用ICからの出力信号を有効表示部AR内の配線に供給するものである。入力配線Tdは、駆動用ICへ入力信号を供給するものである。異方性導電膜ACFは、一列に並んだ複数の駆動用IC部分に共通して細長い形状となったものACF2と上記複数の駆動用ICへの入力配線パターン部分に共通して細長い形状となったものACF1を別々に貼り付ける。パッシベーション膜（保護膜）PSV1、PSVは、図24にも示すが、電食防止のため、できる限り配線部を被覆し、露出部分は、異方性導電膜ACF1にて覆うようにする。

【0143】さらに、駆動用ICの側面周辺は、エポキシ樹脂あるいはシリコン樹脂SILが充填され（図24参照）、保護が多重化されている。

【0144】図32に、コモン電極に印加されるコモン電圧、ドレインに印加されるドレイン電圧、ゲート電極に印加されるゲート電圧のレベル、および、その波形を示す。なお、ドレイン波形は黒を表示しているときのドレイン波形を示す。

【0145】ゲートオンレベル波形（直流）とゲートオフレベル波形は、-9~-14ボルトの間でレベル変化し、10ボルトでゲートオンする。ドレイン波形（黒表示時）とコモン電圧Vcom波形は、約0~3ボルトの間でレベル変化する。例えば、黒レベルのドレイン波形を1水平期間（1H）毎に変化させるため、論理処理回路で1ビットずつ論理反転を行い、ドレインドライバに

入力している。ゲートのオフレベル波形は、コモン電圧 V_{com} 波形と略同振幅、同位相で動作する。

【0146】図31は、本例のTFT液晶表示モジュールにおける、ゲートドライバ104、ドレインドライバ103に対する表示用データとクロック信号の流れを示す図である。

【0147】表示制御装置101は、本体コンピュータからの制御信号（クロック、表示タイミング信号、同期信号）を受けて、ドレインドライバ103への制御信号として、クロックD1（CL1）、シフトクロックD2（CL2）および表示データを生成し、同時に、ゲートドライバ104への制御信号として、フレーム開始指示信号FLM、クロックG（CL3）および表示データを生成する。

【0148】また、ドレインドライバ103の前段のキャリア出力は、そのまま次段のドレインドライバ103のキャリア入力に入力される。

【0149】以上本発明を実施例に基づいて具体的に説明したが、本発明は、上記実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。例えば、前記実施例では、アクティブ・マトリクス方式の液晶表示装置に適用した例を示したが、単純マトリクス方式の液晶表示装置にも適用可能である。また、前記実施例では、フリップチップ方式の液晶表示装置に適用した例を示したが、その他の方式の液晶表示装置にも適用可能である。

【0150】

【発明の効果】以上説明したように、本発明によれば、表示領域の周囲のいわゆる額縁部の幅、面積を縮小でき、液晶表示素子および該液晶表示素子を表示部として組み込んだパソコン、ワープロ等の情報処理装置の外形状を縮小できる。

【図面の簡単な説明】

【図1】本発明が適用可能な液晶表示モジュールの分解斜視図である。

【図2】液晶表示モジュールの組立て完成後の表示側から見た正面図、前側面図、右側面図、左側面図である。

【図3】液晶表示モジュールの組立て完成後の裏面図である。

【図4】液晶表示素子PNLの外周部に、ゲート側フレキシブル基板FPC1と折り曲げる前のドレイン側フレキシブル基板FPC2を実装した駆動回路付き液晶表示素子の正面図である。

【図5】インターフェイス回路基板PCBを実装した図4の駆動回路基板付き液晶表示素子の裏面図である。

【図6】シールドケースSHDを下に置いて、フレキシブル基板FPC1、2、インターフェイス回路基板PCBを実装した後、フレキシブル基板FPC2を折り曲げ、駆動回路基板付き液晶表示素子PNLをシールドケースSHDに収納した状態の裏面図である。

【図7】バックライトBLの正面図と前側面図である。

【図8】図7のバックライトBLからプリズムシートPRS、拡散シートSRSを取り外したときのバックライトBLの正面図と前側面図である。

【図9】別の構成例を示す図8と同様のバックライトBLの正面図と前側面図である。

【図10】下側ケースMCAの正面図、前側面図、後側面図、右側面図、左側面図である。

【図11】図10の正面図のA部、B部、C部、D部（すなわち、下側ケースMCAのコーナー部）の拡大詳細図である。

【図12】（a）は、導光板GLBと該導光板GLBを収納、保持する下側ケースMCAの位置決め部PJのコーナー部を示す正面図、（b）は従来の導光板GLBによる位置決め部PJのコーナー部における力のかかり具合を示す正面図、（c）は本例の導光板GLBによる位置決め部PJのコーナー部における力のかかり具合を示す正面図である。

【図13】反射シートLSを折り曲げる前のバックライトの正面図と側面図である。

【図14】（a）は、フレームグランドを取るための金属薄板（以下、フレームグランドと称す）HSの前側面図、（b）は裏面図、（c）は横側面図、（d）は（a）のA部、B部、C部、D部の拡大詳細図である。

【図15】（a）はドレインドライバを駆動するための多層フレキシブル基板FPC2の裏面（下面）図、（b）は正面（上面）図である。

【図16】（a）は図15（a）のJ部の拡大詳細図、（b）は多層フレキシブル基板FPC2の実装および折り返し状態を示す側面図である。

【図17】（a）はゲートドライバを駆動するための多層フレキシブル基板FPC1の裏面（下面）図、（b）は正面（上面）図である。

【図18】多層フレキシブル基板FPC内の信号配線と透明絶縁基板SUB1上の駆動用ICへの入力信号との接続関係を示す配線概略図である。

【図19】液晶表示素子の透明絶縁基板SUB1上に駆動用ICを搭載した様子を示す平面図である。

【図20】透明絶縁基板SUB1のドレイン駆動用ICの搭載部周辺と、該基板の切断線CT1付近の要部平面図である。

【図21】（a）は図15（a）のA-A'切断線における断面図、（b）はB-B'切断線における断面図、（c）はC-C'切断線における断面図である。

【図22】折り曲げ可能な多層フレキシブル基板FPC2の折り曲げ実装方法と、多層フレキシブル基板FPC1と2との接続部を示す斜視図である。

【図23】（a）は多層フレキシブル基板FPC2の3層以上の部分FMLにおける表面導体層のパターンを示す正面（上面）図、（b）は図25（c）のインターフ

ェイス回路基板PCBの一部拡大詳細正面図で、それぞれ直流電圧に固定されたメッシュ状パターンERHではば全面被覆された状態を示す図である。

【図24】図19のA-A'切断線における断面図である。

【図25】(a)はコントローラ部および電源部の機能を有するインターフェイス回路基板PCBの裏面(下面)図、(b)は搭載したハイブリッド集積回路HIの部分前側面図と横側面図、(c)はインターフェイス回路基板PCBの正面(上面)図である。

【図26】(a)は図2のA-A'切断線における断面図、(b)はB-B'切断線における断面図である。

【図27】(a)は図2のC-C'切断線における断面図、(b)はD-D'切断線における断面図である。

【図28】フレームグランドHSの半田接続状態を示す図26(a)の要部拡大詳細図である。

【図29】液晶表示モジュールの液晶表示素子とその周辺に配置された回路を示すブロック図である。

【図30】TF-T液晶表示モジュールの等価回路を示すブロック図である。

【図31】TF-T液晶表示モジュールにおける、表示制

御装置からゲートおよびドレインドライバへの表示用データとクロック信号の流れを示す図である。

【図32】TF-T液晶表示モジュールにおける、コモン電極に印加されるコモン電圧、ドレイン電極に印加されるドレイン電圧、ゲート電極に印加されるゲート電圧のレベルおよびその波形を示す図である。

【図33】TF-T液晶表示モジュールの各ドライバの概略構成と、信号の流れを示すブロック図である。

【図34】TF-T液晶表示モジュールにおける、本体コンピュータから表示制御装置に入力される表示データおよび表示制御装置からゲート、ドレインへ出力される信号のタイミングチャートを示す図である。

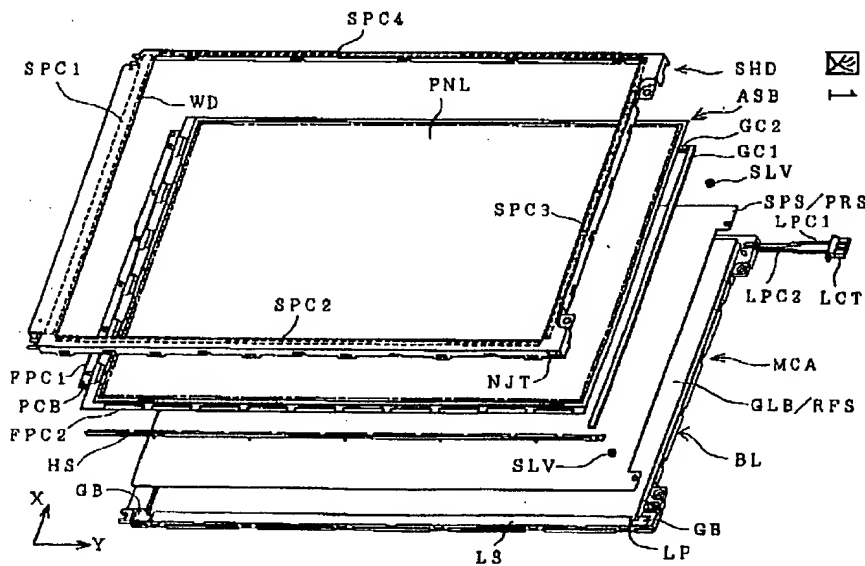
【図35】液晶表示モジュールを実装したノートブック型のパソコン、あるいはワープロの斜視図である。

【図36】液晶表示モジュールを実装した別のノートブック型のパソコン、あるいはワープロの斜視図である。

【符号の説明】

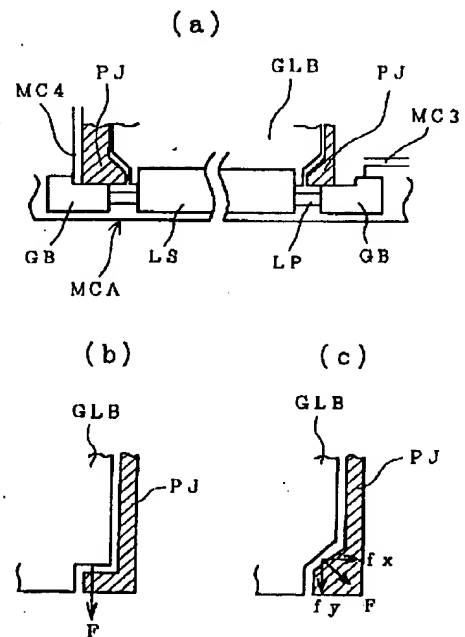
SUB1、SUB2…透明ガラス基板、PCB…インターフェイス回路基板、FPC1…ゲートドライバフレキシブル回路基板。

【図1】

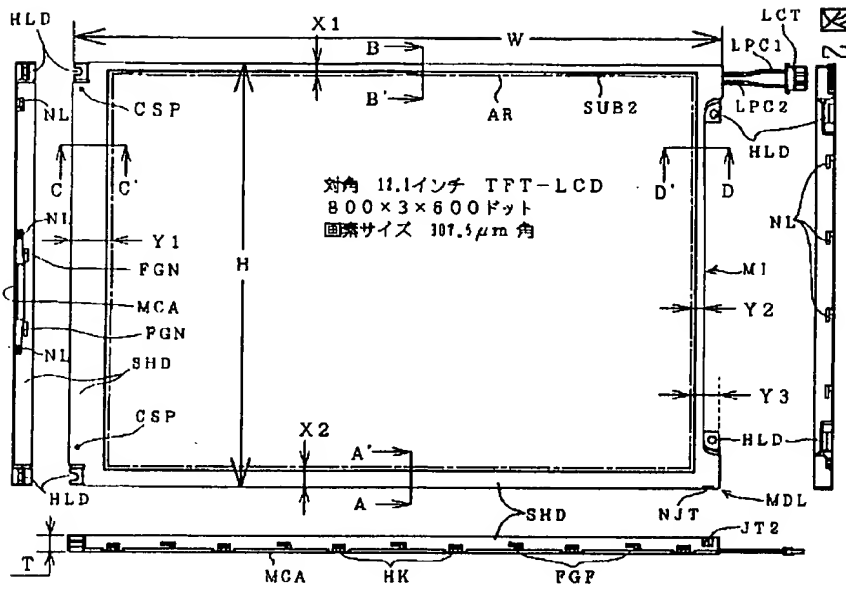


【図12】

図12

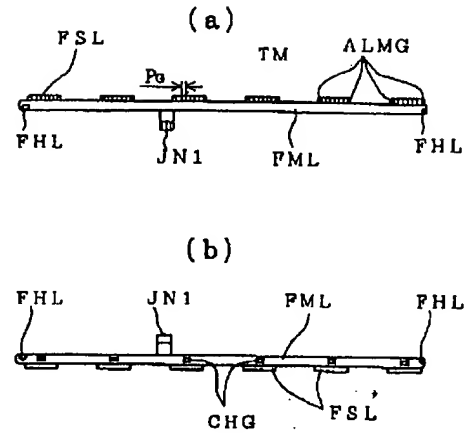


【図2】

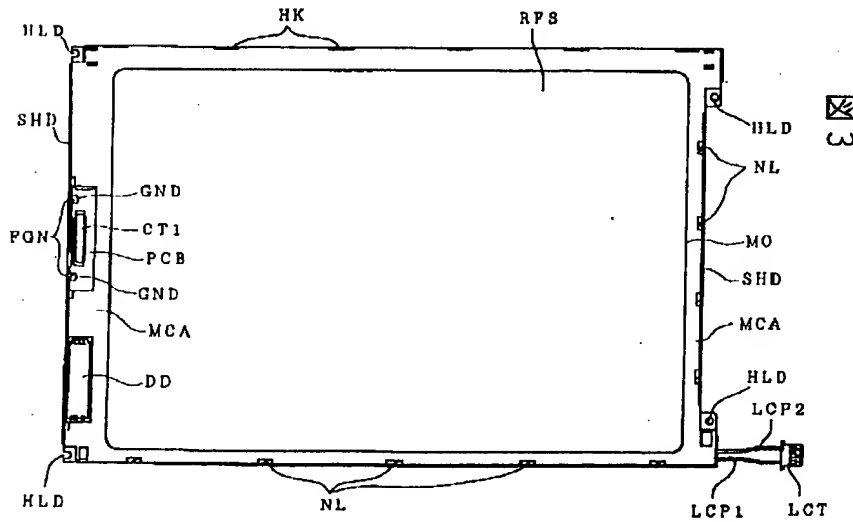


【図17】

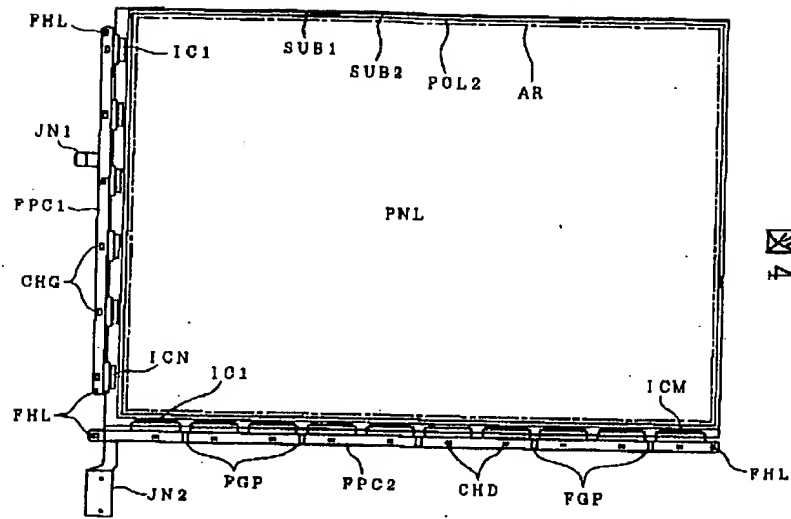
図 17



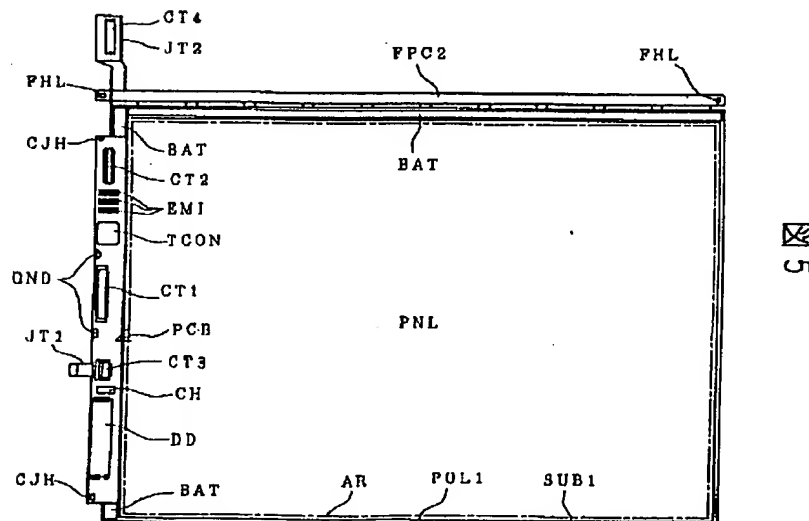
【図3】



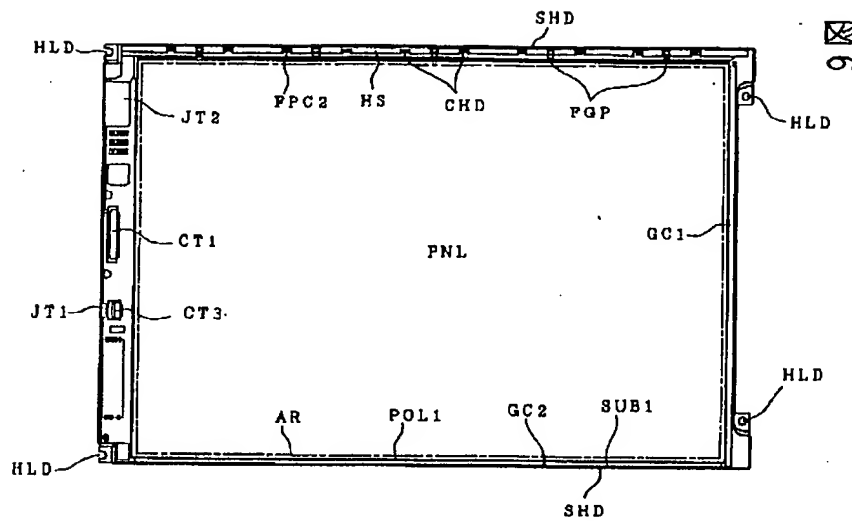
【図4】



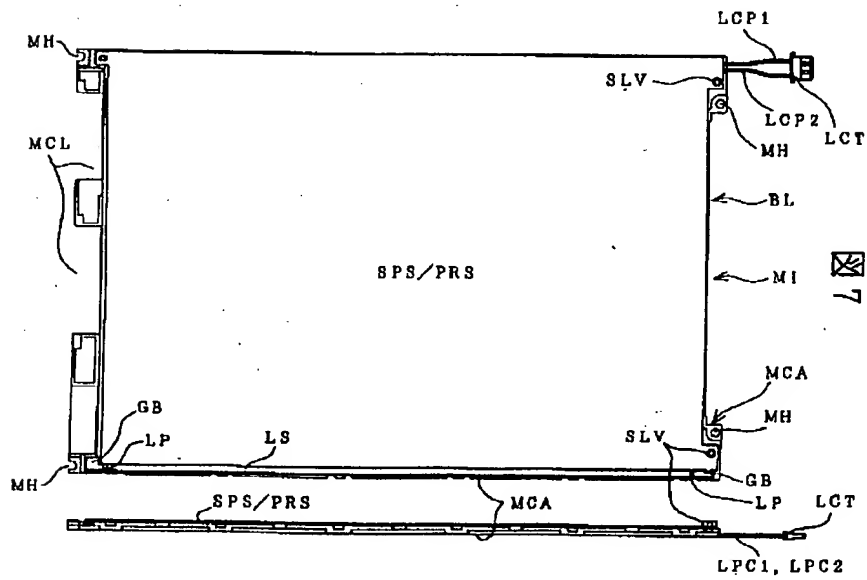
【図5】



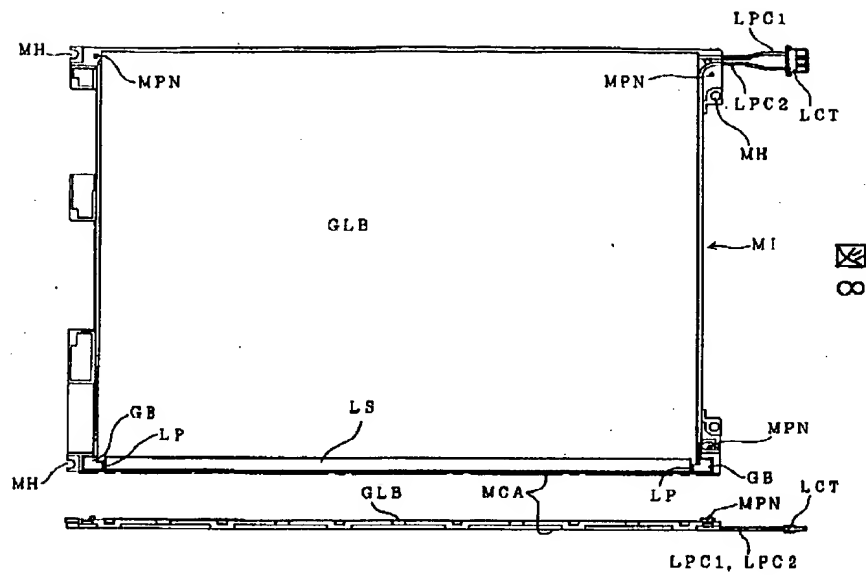
【図6】



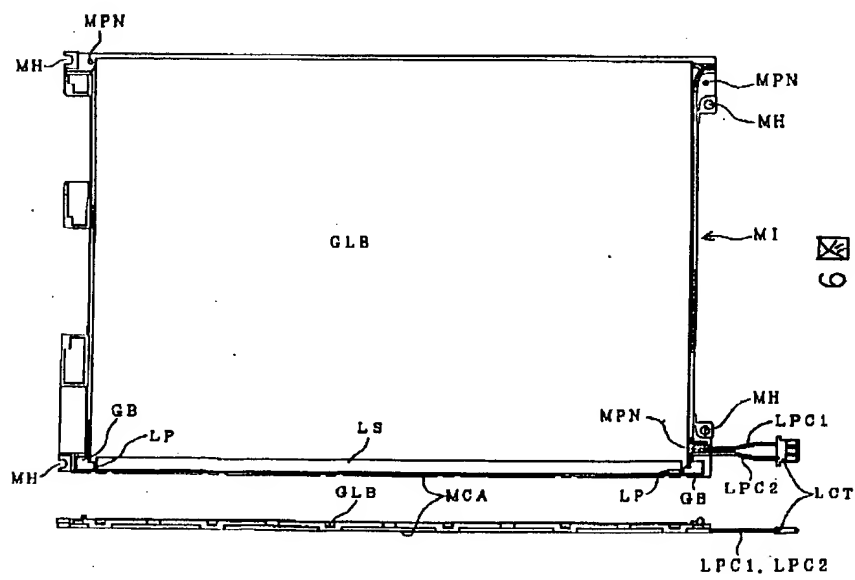
【図7】



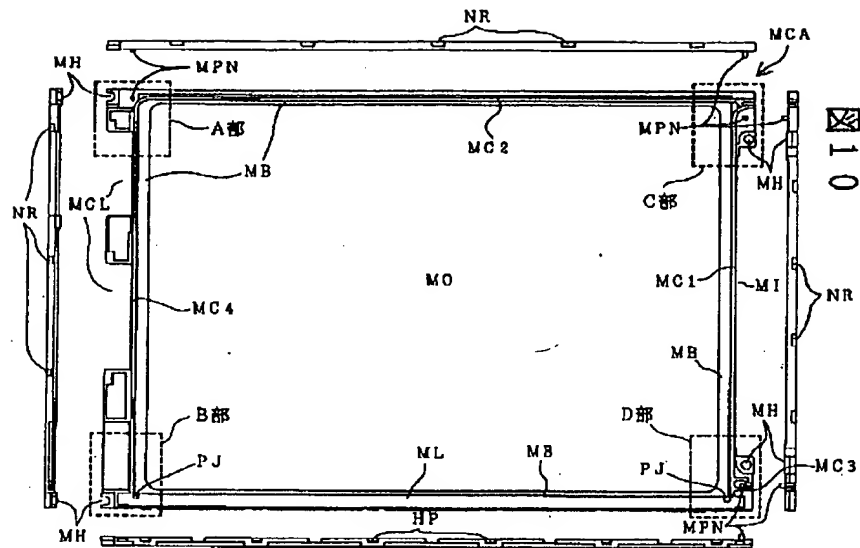
【図8】



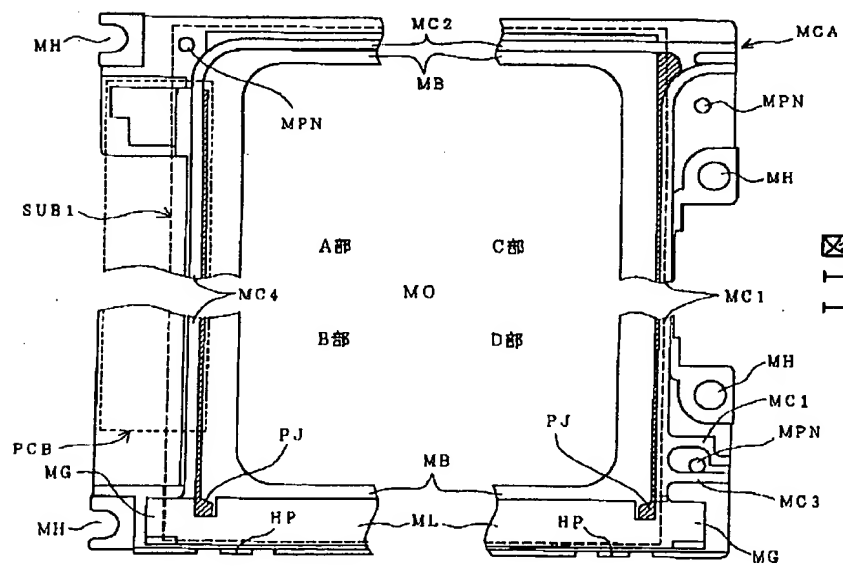
【図9】



【☒ 1 0】

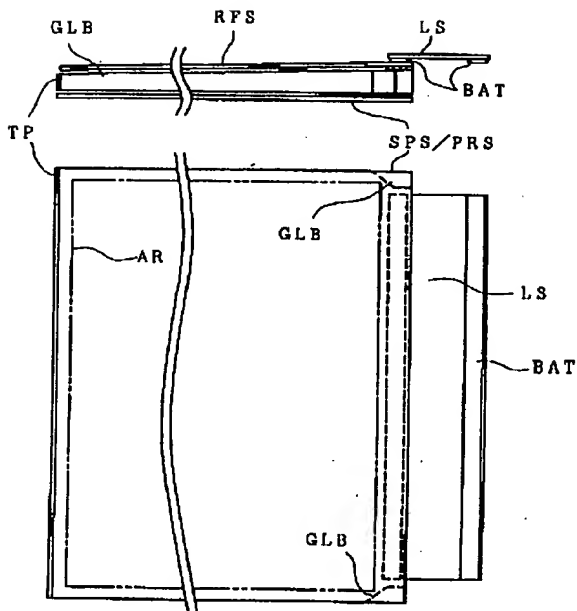


【☒ 1 1】



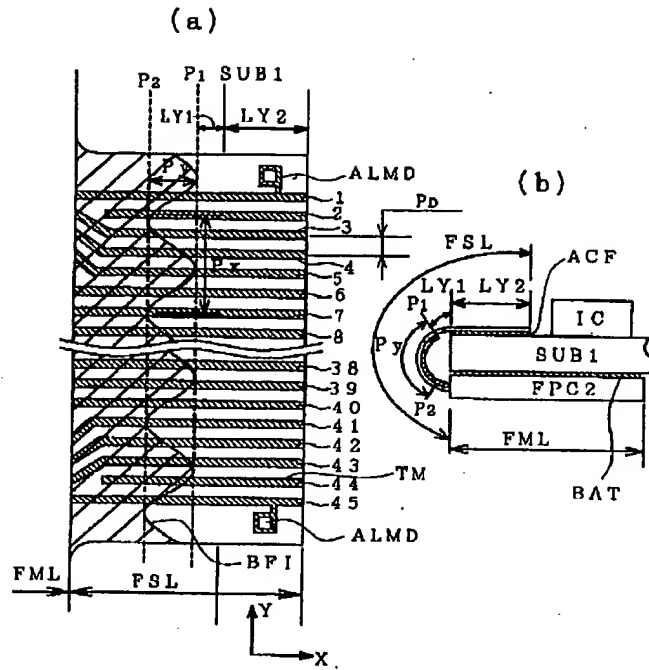
【図13】

図13



【図16】

図16



【図14】

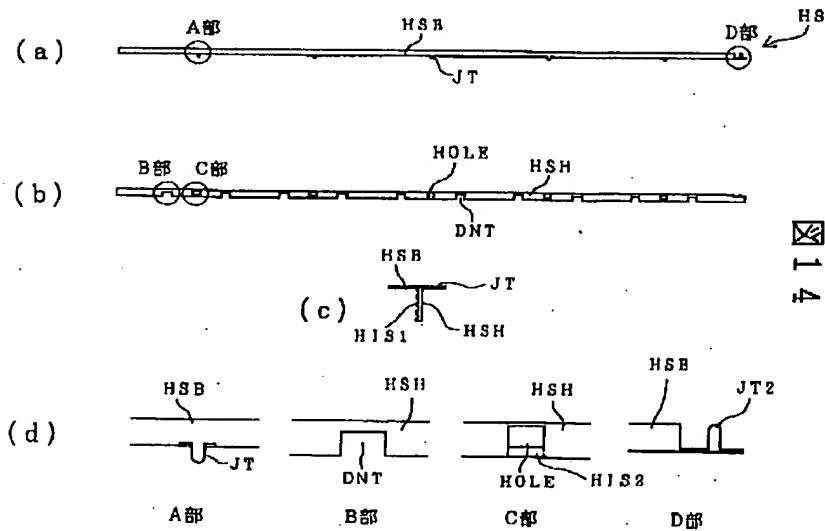
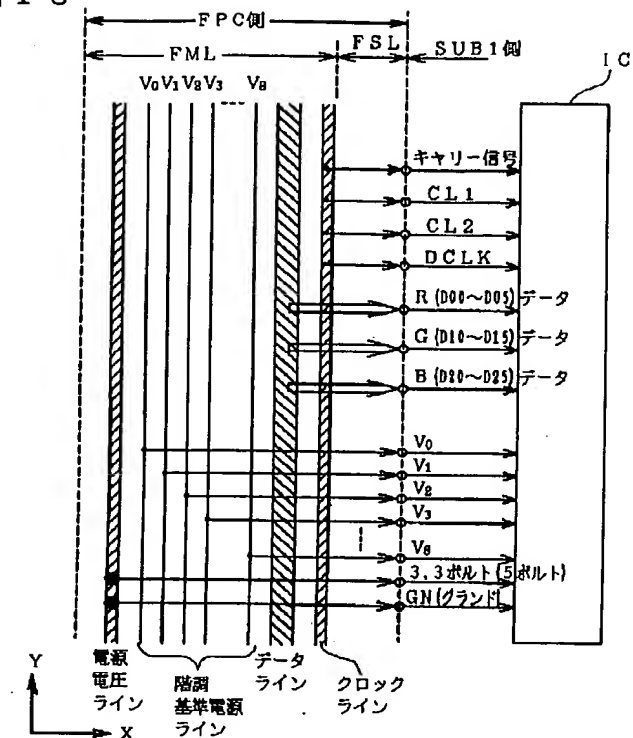


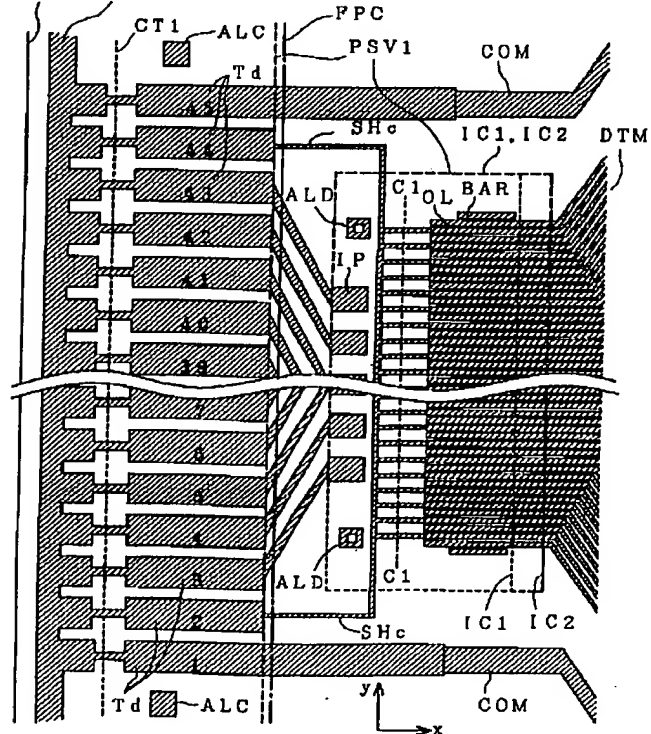
図14

【图 18】

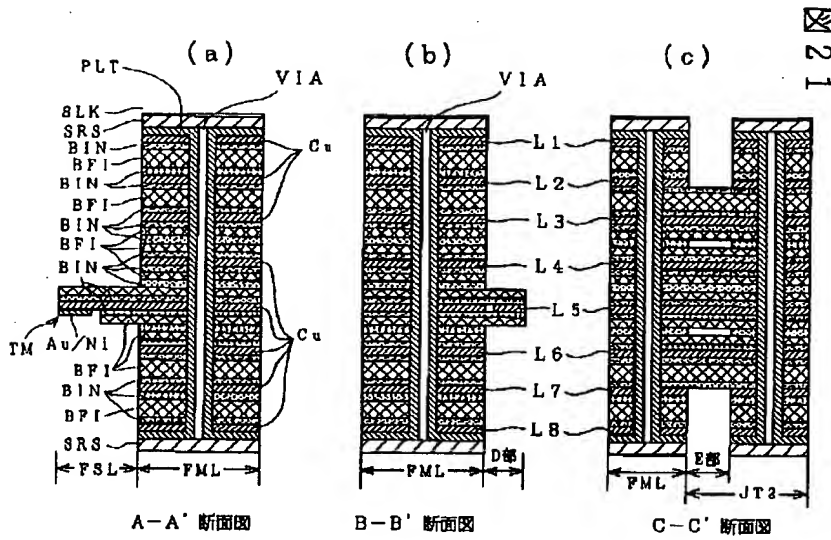
图 18



【例 20】

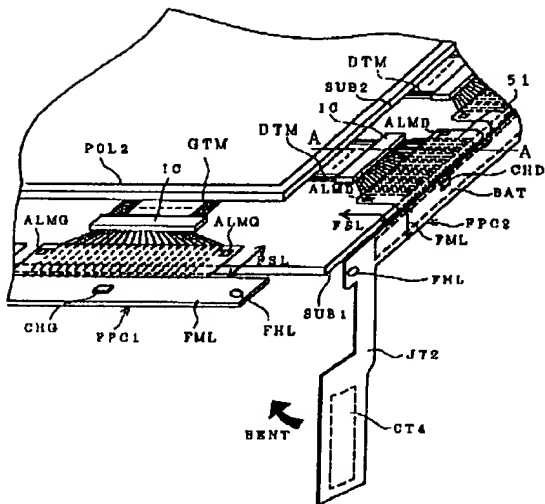
SUB1 SHd 20

【図21】



【図22】

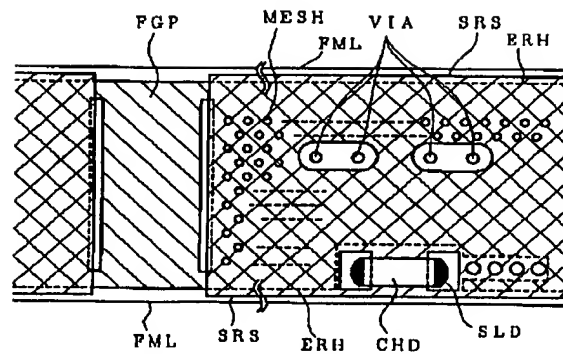
図 22



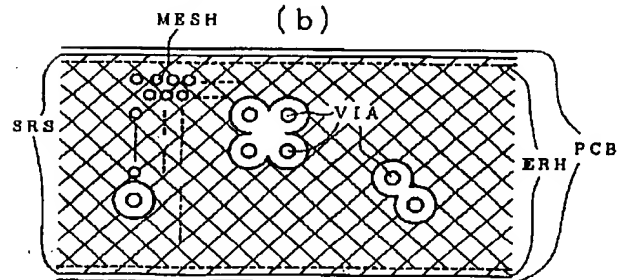
【図23】

図 23

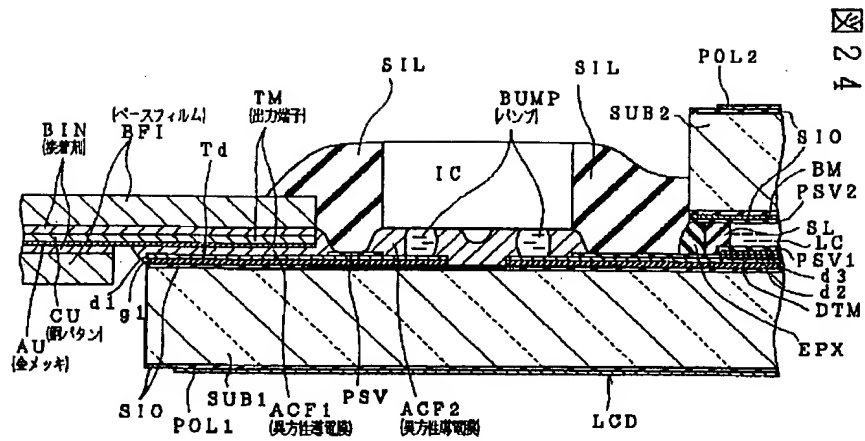
(a)



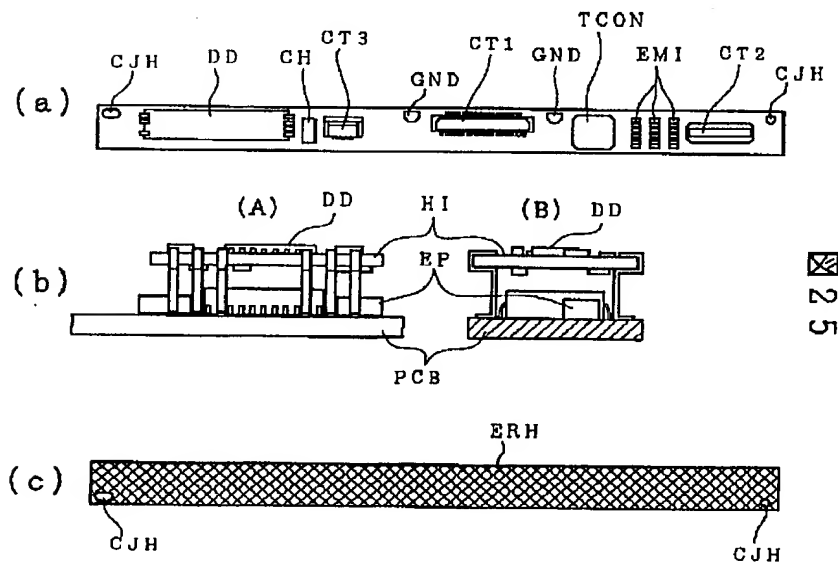
(b)



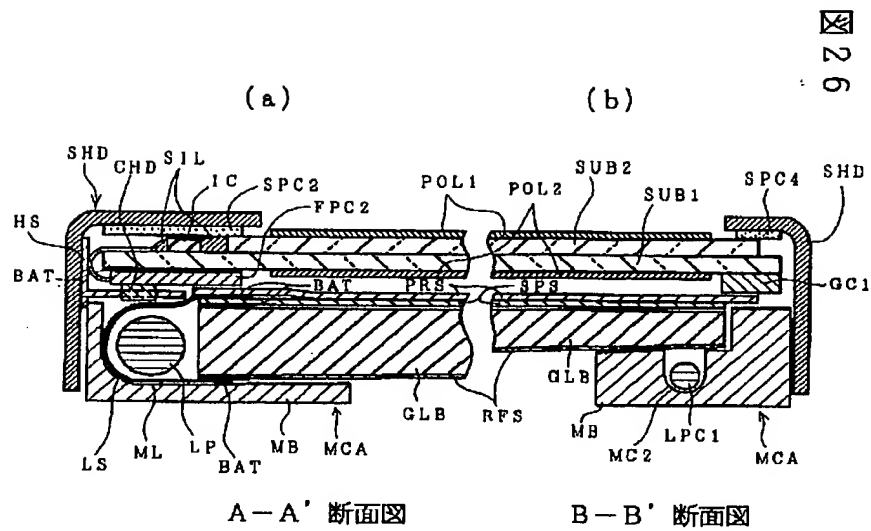
【図24】



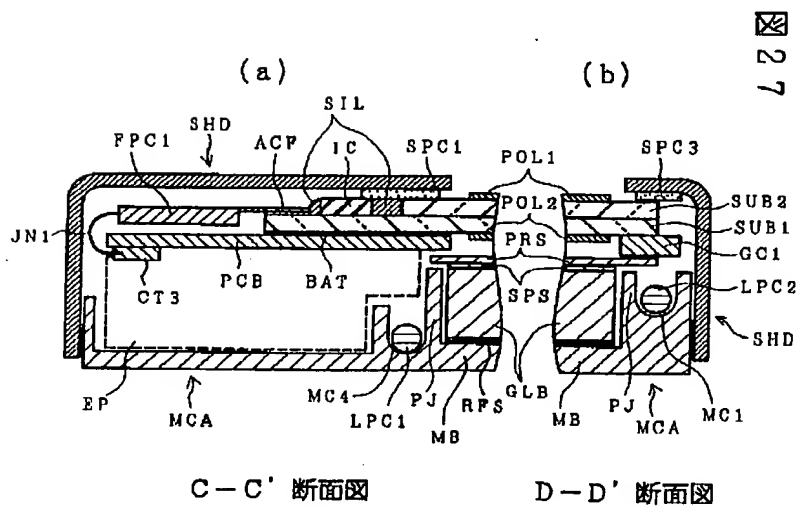
【図25】



【図26】

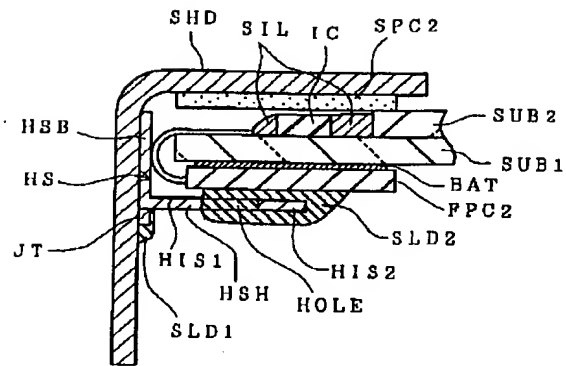


【図27】

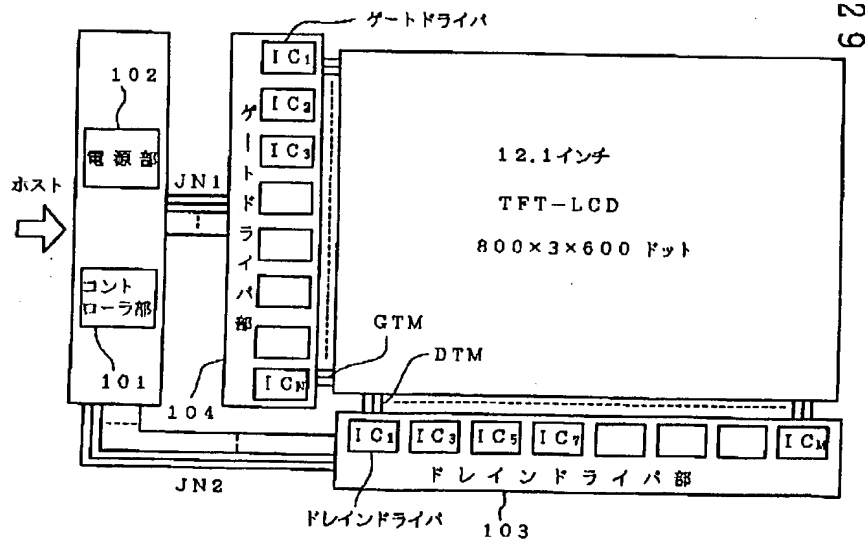


【図28】

図28

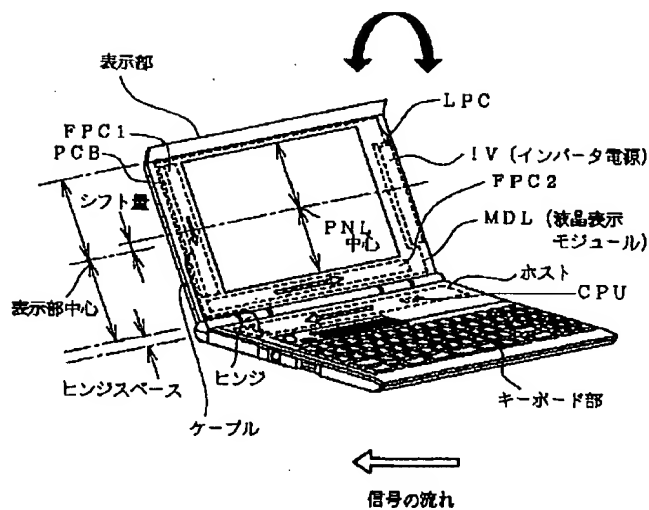


【図29】

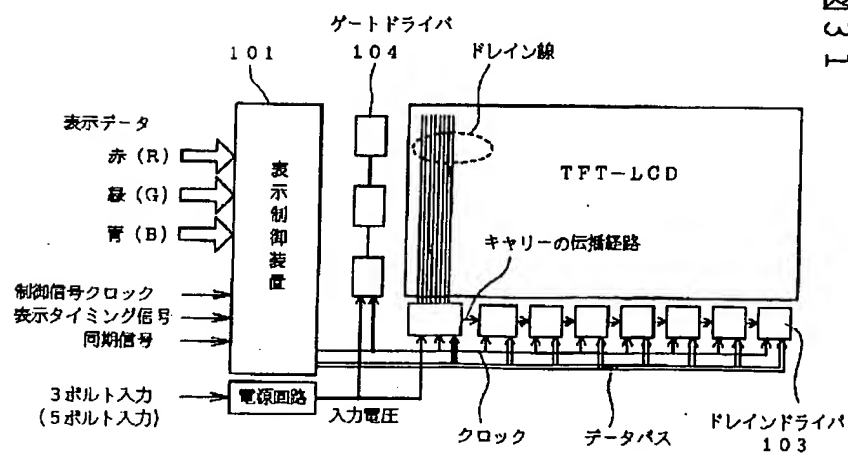


【例 35】

☒ 35

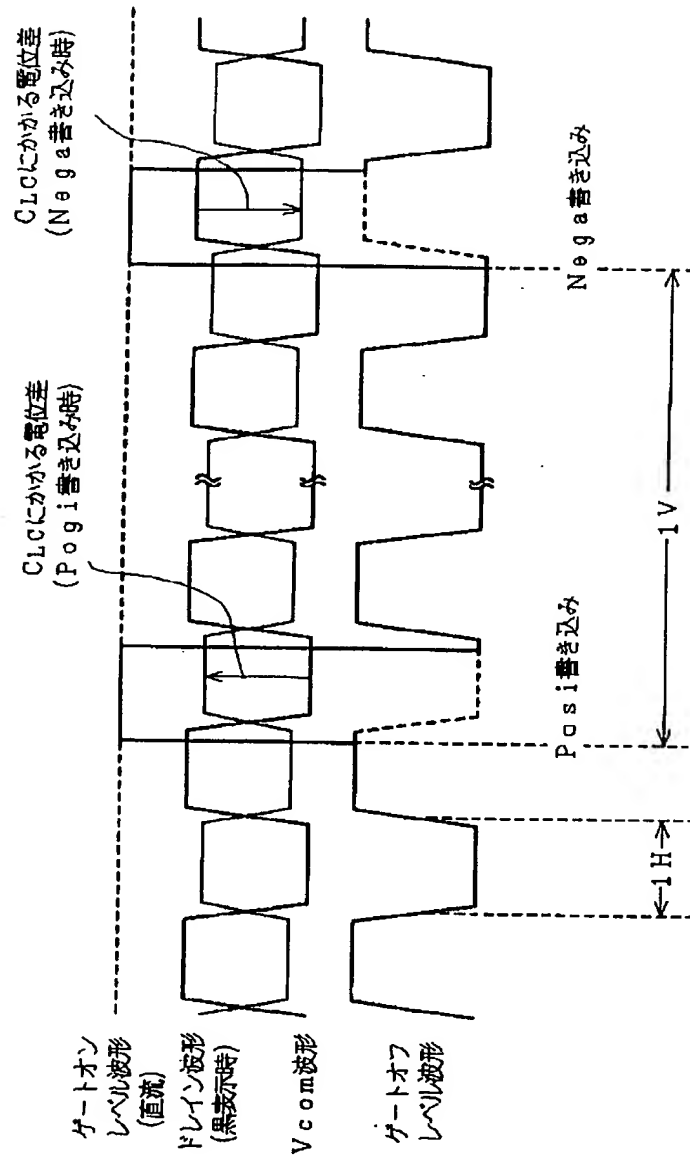


【例 3 1】

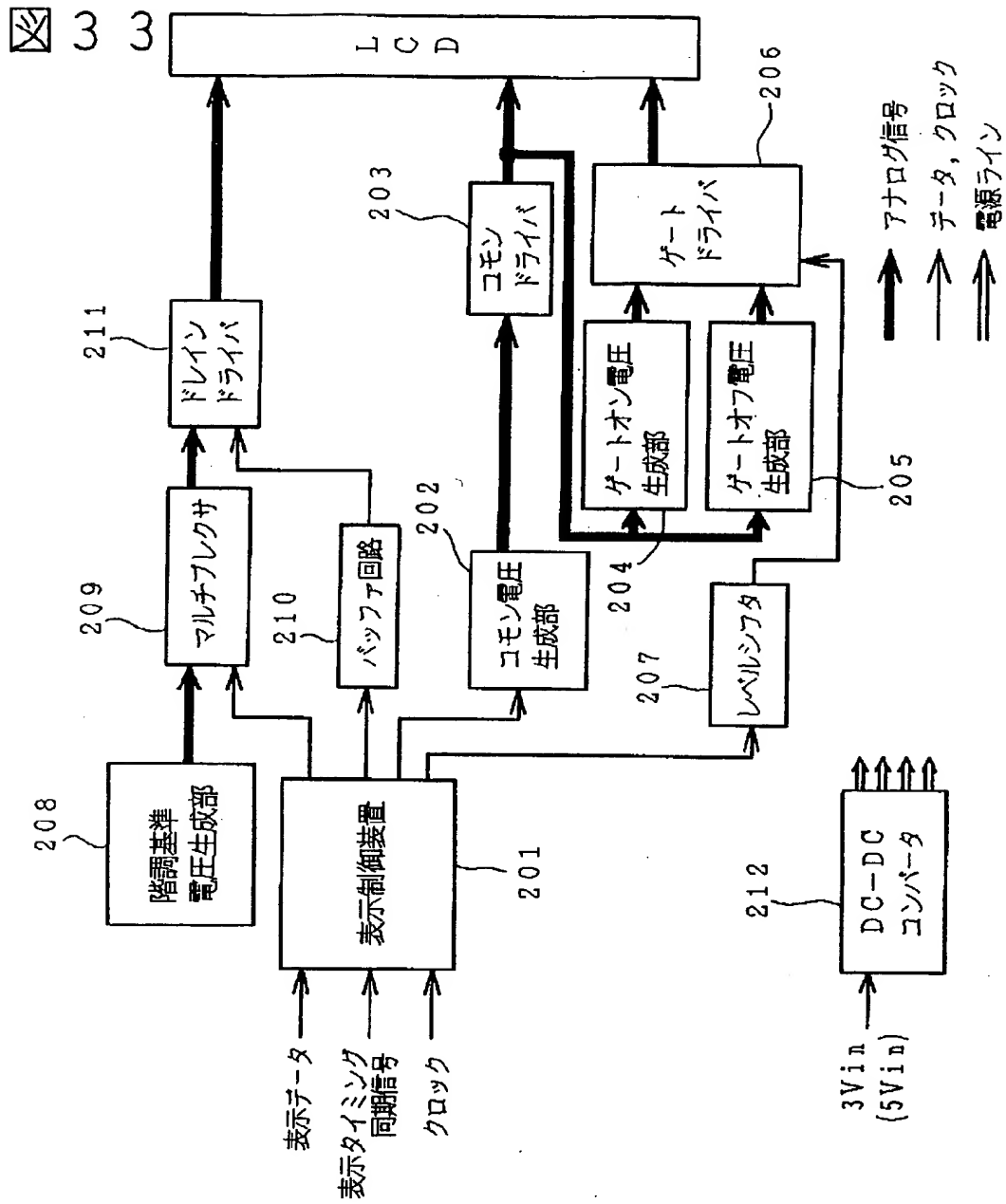


【図32】

図 32



【図33】



【図34】

【図36】

図34

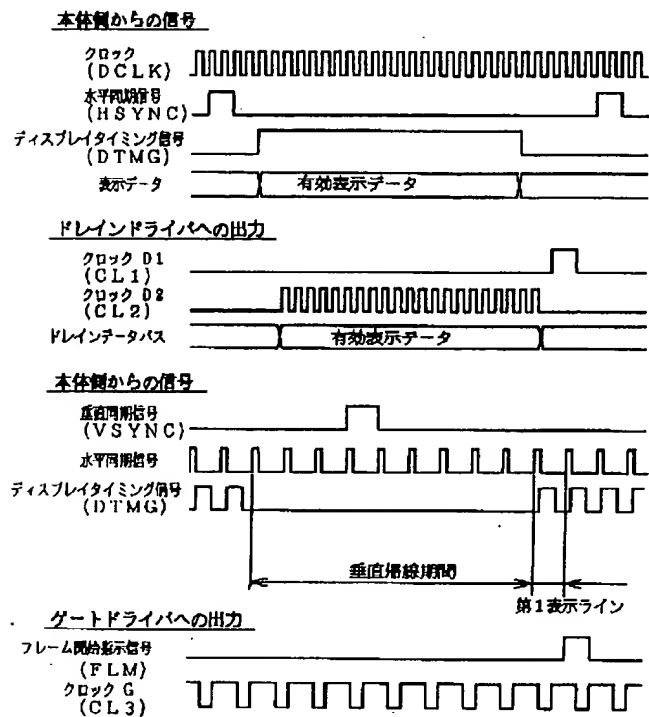
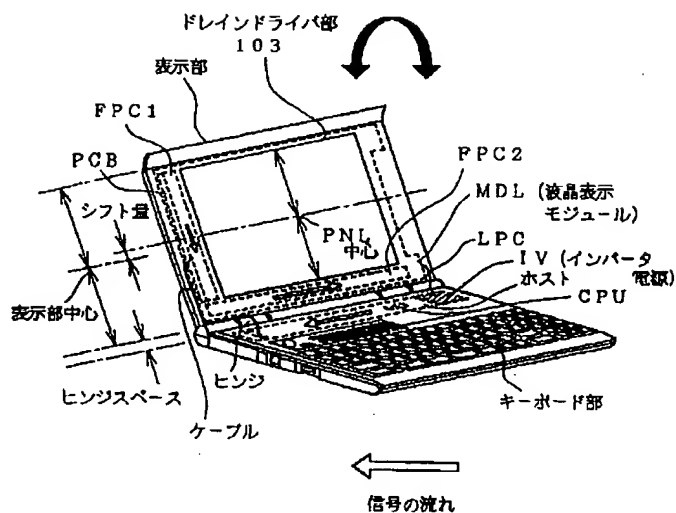


図36



フロントページの続き

(72)発明者 小林 直人
千葉県茂原市早野3681番地 日立デバイス
エンジニアリング株式会社内